

PAT-NO: **JP02001196700A**

DOCUMENT-IDENTIFIER: **JP 2001196700 A**

TITLE: **NITRIDE SEMICONDUCTOR AND GROWTH METHOD
THEREOF**

PUBN-DATE: **July 19, 2001**

INVENTOR-INFORMATION:

NAME	COUNTRY
OZAKI, NORIYA	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
NICHIA CHEM IND LTD	N/A

APPL-NO: **JP2000017980**

APPL-DATE: **January 25, 2000**

PRIORITY-DATA: **11310374 (October 29, 1999)**

INT-CL (IPC): **H01S005/323, H01L021/205 , H01L033/00**

ABSTRACT:

PROBLEM TO BE SOLVED: **To provide a method for growing a nitride semiconductor for further improving life characteristics and yields in mass production to further improve reliability when putting an element into practical applications by forming device structure on a substrate made of a nitride semiconductor, and to provide a nitride semiconductor element with improved element characteristics such as life characteristics with a nitride**

semiconductor obtained by a method for growing the nitride semiconductor as a substrate.

SOLUTION: A buffer layer 3 shown by $\text{Al}_b\text{Ga}_{1-b}\text{N}$ ($0 \leq b \leq 1$) is formed on a nitride semiconductor substrate 1, a first nitride semiconductor layer shown by $\text{Al}_e\text{Ga}_{1-e}\text{N}$ ($0 \leq e \leq 1$) is formed on it, and then a second nitride semiconductor layer 5 is grown by a method for reducing dislocation by utilizing the lateral growth of the nitride semiconductor.

COPYRIGHT: (C)2001,JPO

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-196700

(P2001-196700A)

(43)公開日 平成13年7月19日 (2001.7.19)

(51)Int.Cl.
H 01 S 5/323
H 01 L 21/205
33/00

識別記号

F I
H 01 S 5/323
H 01 L 21/205
33/00

マーク*(参考)
5 F 0 4 1
5 F 0 4 5
C 5 F 0 7 3

審査請求 未請求 請求項の数18 OL (全27頁)

(21)出願番号 特願2000-17980(P2000-17980)
(22)出願日 平成12年1月25日 (2000.1.25)
(31)優先権主張番号 特願平11-310374
(32)優先日 平成11年10月29日 (1999.10.29)
(33)優先権主張国 日本 (JP)

(71)出願人 000226057
日亜化学工業株式会社
徳島県阿南市上中町岡491番地100
(72)発明者 小崎 徳也
徳島県阿南市上中町岡491番地100 日亜化
学工業株式会社内

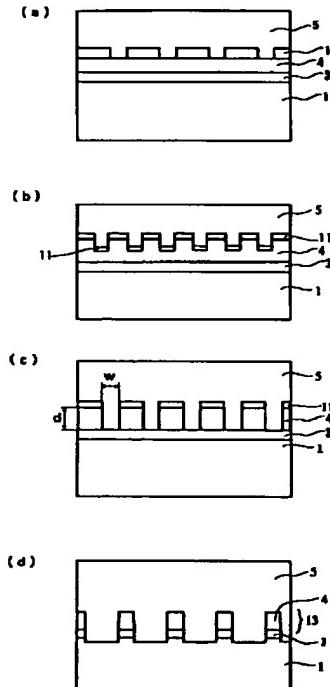
最終頁に続く

(54)【発明の名称】 硼化物半導体の成長方法及び空化物半導体素子

(57)【要約】

【課題】 硼化物半導体を基板とした場合、この基板上にデバイス構造を形成してなる素子の実用化に際しての信頼性をより向上させるために、寿命特性のさらなる向上と、量産する際の歩留まりの向上が可能となるような窒化物半導体の成長方法を提供することであり、更に、本発明の窒化物半導体の成長方法により得られる窒化物半導体を基板とし、寿命特性など素子特性の良好な窒化物半導体素子を提供することである。

【解決手段】 窒化物半導体基板1上に、 $A_{1-b}Ga_{1-b}N$ ($0 \leq b \leq 1$) で示される緩和層3を形成し、その上に、 $A_{1-e}Ga_{1-e}N$ ($0 \leq e < 1$) で示される第1の窒化物半導体層4を形成した後、窒化物半導体の横方向の成長を利用して転位の低減される方法により、第2の窒化物半導体層5を成長させる。



【特許請求の範囲】

【請求項1】 壑化物半導体基板上に、 $A_{1-a}Ga_{1-a}N$ ($0 \leq a \leq 1$) で示される1層以上の壗化物半導体層を形成した後、壗化物半導体の横方向の成長を利用して転位の低減される方法により、更に壗化物半導体層を成長させる第1の工程を有することを特徴とする壗化物半導体の成長方法。

【請求項2】 前記第1の工程が、壗化物半導体基板上に、 $A_{1-b}Ga_{1-b}N$ ($0 \leq b \leq 1$) で示される緩和層を形成し、その上に、 $A_{1-e}Ga_{1-e}N$ ($0 \leq e < 1$) で示される第1の壗化物半導体層を形成した後、壗化物半導体の横方向の成長を利用して転位の低減される方法により、第2の壗化物半導体層を成長させる工程であることを特徴とする請求項1に記載の壗化物半導体の成長方法。

【請求項3】 前記第1の工程が、第1の壗化物半導体層上に第1の保護膜を部分的に形成し、その後、第1の保護膜の形成面上に第2の壗化物半導体層を成長させてなることを特徴とする請求項2に記載の壗化物半導体の成長方法。

【請求項4】 前記第1の保護膜が、壗化物半導体基板のM軸方向、 $<1-100>$ 、 $<10-10>$ 及び $<01-10>$ のいずれかのM軸方向より、 $0.1^\circ \sim 0.7^\circ$ ずれた方向に、形成されたストライプ形状であることを特徴とする請求項3に記載の壗化物半導体の成長方法。

【請求項5】 前記第1の工程が、第1の壗化物半導体層の表面に第1の凹凸を形成し、その後、第1の凹凸を有する面上に第2の壗化物半導体層を成長させてなることを特徴とする請求項2に記載の壗化物半導体の成長方法。

【請求項6】 前記第1の凹凸が、壗化物半導体基板のM軸方向、 $<1-100>$ 、 $<10-10>$ および $<01-10>$ のいずれかのM軸方向より、 $0.1^\circ \sim 0.7^\circ$ ずれた方向に、形成されたストライプ形状であることを特徴とする請求項5に記載の壗化物半導体の成長方法。

【請求項7】 前記壗化物半導体基板が、その表面の転位密度が 10^{10} 個/ cm^2 以下であることを特徴とする請求項1に記載の壗化物半導体の成長方法。

【請求項8】 前記壗化物半導体基板が、 $50 \sim 1000 \mu\text{m}$ の膜厚を有することを特徴とする請求項7に記載の壗化物半導体の成長方法。

【請求項9】 前記壗化物半導体基板が、壗化物半導体と異なる材料よりなる異種基板上に、成長速度を $10 \mu\text{m}/\text{時間} \sim 0.5 \mu\text{m}/\text{時間}$ 以上で、壗化物半導体の横方向の成長を利用して転位の低減される方法により第3の壗化物半導体層を成長させる第2の工程と、第2の工程後、前記第3の壗化物半導体層上に、成長速度を $500 \mu\text{m}/\text{時間} \sim 10 \mu\text{m}/\text{時間}$ 以上で、第3

の壗化物半導体層の膜厚より厚膜の第4の壗化物半導体層を成長させる第3の工程と、第3の工程後、少なくとも異種基板を除去する第4の工程とにより得られる第4の壗化物半導体層からなることを特徴とする請求項8に記載の壗化物半導体の成長方法。

【請求項10】 前記壗化物半導体基板が、前記第4の工程後に、第4の壗化物半導体層の異種基板を除去した面とは反対の面上に、成長速度を $500 \mu\text{m}/\text{時間} \sim 10 \mu\text{m}/\text{時間}$ 以上で、第5の壗化物半導体層を成長させる第5の工程により得られる少なくとも第4の壗化物半導体層と第5の壗化物半導体層とを有することを特徴とする請求項9に記載の壗化物半導体の成長方法。

【請求項11】 前記壗化物半導体基板が、請求項9に記載の第2の工程及び第3の工程から得られる異種基板上に第3の壗化物半導体層及び第4の壗化物半導体層を積層してなることを特徴とする請求項8に記載の壗化物半導体の成長方法。

【請求項12】 前記第2の工程が、異種基板上に成長された壗化物半導体上に、第2の保護膜を部分的に形成し、その後、第2の保護膜を有する面上に第3の壗化物半導体層を成長させる工程であることを特徴とする請求項9又は11に記載の壗化物半導体の成長方法。

【請求項13】 前記第2の工程で形成される第2の保護膜が、前記壗化物半導体基板のM軸方向、 $<1-100>$ 、 $<10-10>$ 及び $<01-10>$ のいずれかのM軸方向より、 $0.1^\circ \sim 0.7^\circ$ ずれた方向に、形成されたストライプ形状であり、且つ、前記請求項3に記載の第1の工程で形成される第1の保護膜と、又は前記請求項5に記載の第1の工程で形成される第1の凹凸と、平行となるように形成されることを特徴とする請求項12に記載の壗化物半導体の成長方法。

【請求項14】 前記第2の工程が、異種基板上に成長された壗化物半導体上に第2の凹凸を形成し、その後、第2の凹凸を有する面上に第2の壗化物半導体を成長させる工程であることを特徴とする請求項9又は11に記載の壗化物半導体の成長方法。

【請求項15】 前記第2の工程で形成される第2の凹凸が、前記壗化物半導体基板のM軸方向、 $<1-100>$ 、 $<10-10>$ 及び $<01-10>$ のいずれかのM軸方向より、 $0.1^\circ \sim 0.7^\circ$ ずれた方向に、形成されたストライプ形状であり、且つ、前記請求項3に記載の第1の工程で形成される第1の保護膜と、又は前記請求項5に記載の第1の凹凸と、平行となるように形成されることを特徴とする請求項14に記載の壗化物半導体の成長方法。

【請求項16】 前記請求項1～15のいずれかに記載の壗化物半導体の成長方法により得られた転位の低減された壗化物半導体を基板として、この壗化物半導体の基板上に、少なくともn型壗化物半導体、InGaNを含

んでなる活性層、及びp型窒化物半導体を有するデバイス構造が形成されてなることを特徴とする窒化物半導体素子。

【請求項17】前記窒化物半導体素子が、ストライプ形状の第1の保護膜、のストライプ方向に、又はストライプ形状の第1の凹凸のストライプ方向に、平行に形成されたリッジ形状のストライプを有することを特徴する請求項16に記載の窒化物半導体素子。

【請求項18】前記窒化物半導体素子のリッジ形状のストライプが、ストライプ形状の第1の保護膜の上部に、又はストライプ形状の第1の凹凸の凹部上部に、形成されていることを特徴とする請求項16又は17に記載の窒化物半導体素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は窒化物半導体 ($In_xAl_yGa_{1-x-y}N$, $0 \leq x, y \leq 1$, $x+y \leq 1$) の成長方法に係り、特に転位の少ない窒化物半導体の成長方法に関する。また、本発明は、前記窒化物半導体よりなる基板用い発光ダイオード、レーザダイオード等の発光素子、あるいは太陽電池、光センサー等の受光素子を使用される窒化物半導体 ($In_xAl_yGa_{1-x-y}N$, $0 \leq x, y \leq 1$, $x+y \leq 1$) よりなる窒化物半導体素子に関する。

【0002】

【従来の技術】近年、窒化物半導体からなる青色、青緑色の発光ダイオード(LED)、レーザダイオード(LD)が実用化されたり実用可能になっている。

【0003】例えば、本発明者等は、*Aplide Physics Letters*, Vol.173, Number6 (1998) pp.832-834 に、サファイア上に、有機金属化学気相成長法(MOCVD)により $2\mu m$ の膜厚で成長させた GaN 層上に、 $0.1\mu m$ の膜厚の SiO₂ よりなる保護膜を部分的に形成し、その後、保護膜を有する面上に再度 GaN を MOCVD により $20\mu m$ の膜厚で成長(ELOG成長)させ、続いて、ハイドライド気相成長法(HVPE)により $200\mu m$ の膜厚の GaN を成長させ、その後サファイア基板を研磨により除去して、ほぼ $150\mu m$ の膜厚の GaN の基板を得て、この GaN 基板上にデバイス構造を形成し、GaN 基板のM面 [六方晶系の側面；例えば {100} 等] で劈開して共振面を形成してなる窒化物半導体素子を報告している。そして、報告されたレーザ素子は、基板が窒化物半導体であるので劈開により形成された共振面からのレーザ光のファーフィールドパターンが良好で、また出力 $5mW$ となるように動作電流を調整し 50°C の条件下では 180 時間の連続発振が可能となる。

【0004】

【発明が解決しようとする課題】しかしながら、上記 *Aplide Phys. Lett.* に報告されている窒化物

半導体素子は、レーザ素子の実用化の可能性を有しているものの、実用化のためには寿命特性が十分満足できるものではない。上記報告されているレーザ素子は、高温でかなりの長時間に渡って連続発振できるが、連続発振が 180 時間を過ぎると、動作電流が急激に増加することから、素子の劣化がかなり進行していると推測できる。

【0005】この原因の一つとして、HVPE で厚膜に成長された窒化物半導体の表面には、表面透過型電子顕微鏡(表面TEM)観察によると、ほぼ均一に 1×10^7 個/ cm^2 程度の転位が確認され、この転位が素子の動作中に活性層等へ伝播し、寿命特性を十分良好にすることができないのではないかと考えられる。上記 HVPE で成長された窒化物半導体の表面の転位密度は、従来のサファイア基板上に GaN を成長させていく場合に比べれば、かなり低減されているものの、実用化に際しての素子の信頼性を十分にするための寿命特性のさらなる向上の達成においては、転位が障害になっているのではないかと考えられる。更にまた、同一の窒化物半導体基板を用いたにもかかわらず、得られる個々の素子の寿命特性にはかなりのバラツキが見られる。レーザ素子を量産するにあたっては歩留まりの向上が望まれる。

【0006】そこで、本発明の目的は、窒化物半導体を基板とした場合、この基板上にデバイス構造を形成してなる素子の実用化に際しての信頼性をより向上させるために、寿命特性のさらなる向上と、量産する際の歩留まりの向上が可能となるような窒化物半導体の成長方法を提供することである。更に、本発明の目的は、本発明の窒化物半導体の成長方法により得られる窒化物半導体を基板とし、寿命特性など素子特性の良好な窒化物半導体素子を提供することである。

【0007】

【課題を解決するための手段】即ち、本発明は、下記構成(1)～(16)により、本発明の目的を達成することができる。

(1) 窒化物半導体基板上に、 $Al_aGa_{1-a}N$ ($0 \leq a \leq 1$) で示される 1 層以上の窒化物半導体層を形成した後、窒化物半導体の横方向の成長を利用して転位の低減される方法により、更に窒化物半導体層を成長させる第1の工程を有することを特徴とする窒化物半導体の成長方法。

(2) 前記第1の工程が、窒化物半導体基板上に、 $Al_bGa_{1-b}N$ ($0 \leq b \leq 1$) で示される緩和層を形成し、その上に、 $Al_eGa_{1-e}N$ ($0 \leq e < 1$) で示される第1の窒化物半導体層を形成した後、窒化物半導体の横方向の成長を利用して転位の低減される方法により、第2の窒化物半導体層を成長させる工程であることを特徴とする前記(1)に記載の窒化物半導体の成長方法。

(3) 前記第1の工程が、第1の窒化物半導体層上に第1の保護膜を部分的に形成し、その後、第1の保護膜

の形成面上に第2の窒化物半導体層を成長させてなることを特徴とする請求項(2)に記載の窒化物半導体の成長方法。

(4) 前記第1の保護膜が、窒化物半導体基板のM軸方向、<1-100>、<10-10>及び<01-10>のいずれかのM軸方向より、0.1°～0.7°ずれた方向に、形成されたストライプ形状であることを特徴とする前記(3)に記載の窒化物半導体の成長方法。

(5) 前記第1の工程が、第1の窒化物半導体層の表面上に第1の凹凸を形成し、その後、第1の凹凸を有する面上に第2の窒化物半導体層を成長させてなることを特徴とする前記(2)に記載の窒化物半導体の成長方法。

(6) 前記第1の凹凸が、窒化物半導体基板のM軸方向、<1-100>、<10-10>および<01-10>のいずれかのM軸方向より、0.1°～0.7°ずれた方向に、形成されたストライプ形状であることを特徴とする前記(5)に記載の窒化物半導体の成長方法。

(7) 前記窒化物半導体基板が、その表面の転位密度が 10^{10} 個/ cm^2 以下であることを特徴とする前記

(1)に記載の窒化物半導体の成長方法。

(8) 前記窒化物半導体基板が、50～1000μmの膜厚を有することを特徴とする前記(7)に記載の窒化物半導体の成長方法。

(9) 前記窒化物半導体基板が、窒化物半導体と異なる材料よりなる異種基板上に、成長速度を $10\mu\text{m}/\text{時間}$ 以下 $0.5\mu\text{m}/\text{時間}$ 以上で、窒化物半導体の横方向の成長を利用し転位の低減される方法により第3の窒化物半導体層を成長させる第2の工程と、第2の工程後、前記第3の窒化物半導体層上に、成長速度を $500\mu\text{m}/\text{時間}$ 以下 $10\mu\text{m}/\text{時間}$ 以上で、第3の窒化物半導体層の膜厚より厚膜の第4の窒化物半導体層を成長させる第3の工程と、第3の工程後、少なくとも異種基板を除去する第4の工程とにより得られる第4の窒化物半導体層からなることを特徴とする前記(8)に記載の窒化物半導体の成長方法。

(10) 前記窒化物半導体基板が、前記第4の工程後に、第4の窒化物半導体層の異種基板を除去した面とは反対の面上に、成長速度を $500\mu\text{m}/\text{時間}$ 以下 $10\mu\text{m}/\text{時間}$ 以上で、第5の窒化物半導体層を成長させる第5の工程により得られる少なくとも第4の窒化物半導体層と第5の窒化物半導体層とを有することを特徴とする前記(9)に記載の窒化物半導体の成長方法。

(11) 前記窒化物半導体基板が、請求項9に記載の第2の工程及び第3の工程から得られる異種基板上に、第3の窒化物半導体層及び第4の窒化物半導体層を積層してなることを特徴とする前記(8)に記載の窒化物半導体の成長方法。

(12) 前記第2の工程が、異種基板上に成長された窒化物半導体上に、第2の保護膜を部分的に形成し、その後、第2の保護膜を有する面上に第3の窒化物半導体

層を成長させる工程であることを特徴とする前記(9)又は(11)に記載の窒化物半導体の成長方法。

(13) 前記第2の工程で形成される第2の保護膜が、前記窒化物半導体基板のM軸方向、<1-100>、<10-10>及び<01-10>のいずれかのM軸方向より、0.1°～0.7°ずれた方向に、形成されたストライプ形状であり、且つ、前記請求項3に記載の第1の工程で形成される第1の保護膜と、または前記請求項5に記載の第1の工程で形成される第1の凹凸

と、平行となるように形成されることを特徴とする前記(12)に記載の窒化物半導体の成長方法。

(14) 前記第2の工程が、異種基板上に成長された窒化物半導体上に第2の凹凸を形成し、その後、第2の凹凸を有する面上に第2の窒化物半導体を成長させる工程であることを特徴とする前記(9)又は(11)に記載の窒化物半導体の成長方法。

(15) 前記第2の工程で形成される第2の凹凸が、前記窒化物半導体基板のM軸方向、<1-100>、<10-10>及び<01-10>のいずれかのM軸方向

より、0.1°～0.7°ずれた方向に、形成されたストライプ形状であり、且つ、前記請求項3に記載の第1の工程で形成される第1の保護膜と、又は前記請求項5に記載の第1の凹凸と、平行となるように形成されることを特徴とする前記(14)に記載の窒化物半導体の成長方法。

(16) 前記(1)～(15)のいずれかに記載の窒化物半導体の成長方法により得られた転位の低減された窒化物半導体を基板として、この窒化物半導体の基板上に、少なくともn型窒化物半導体、InGaNを含んでなる活性層、及びp型窒化物半導体を有するデバイス構造が形成されてなることを特徴とする窒化物半導体素子。

(17) 前記窒化物半導体素子が、ストライプ形状の第1の保護膜、のストライプ方向に、又はストライプ形状の第1の凹凸のストライプ方向に、平行に形成されたリッジ形状のストライプを有することを特徴する前記(16)に記載の窒化物半導体素子。

(18) 前記窒化物半導体素子のリッジ形状のストライプが、ストライプ形状の第1の保護膜の上部に、又はストライプ形状の第1の凹凸の凹部上部に、形成されていることを特徴とする前記(16)又は(17)に記載の窒化物半導体素子。

【0008】つまり、本発明の成長方法は、デバイス構造を形成可能な程度の厚膜の窒化物半導体基板上に、 $A_{1-a}Ga_aN$ ($0 \leq a \leq 1$) で示される1層以上の窒化物半導体層、好ましくは $A_{1-b}Ga_bN$ ($0 \leq b \leq 1$) で示される緩和層を形成した上に $A_{1-e}Ga_eN$ ($0 \leq e < 1$) で示される第1の窒化物半導体層を形成した後に、横方向の成長を利用して第2の窒化物半導体層をELOG成長をさせることにより、素子の劣化を防止でき

寿命特性を飛躍的に向上させることができると共に、歩留まりの向上も可能となるデバイスを形成させるための基板となる窒化物半導体を得ることができる成長方法を提供することができる。上記本発明の成長方法により得られる窒化物半導体は、デバイス構造を形成するための基板であり、本発明においては、第1の工程における窒化物半導体基板から転位の低減された第2の窒化物半導体層までが、デバイス構造を形成するための基板となり得るので、以下単に本発明の基板、又は本発明の窒化物半導体基板とする場合がある。

【0009】従来、前記課題で示したAppl. Phys. Lett.に示されているように、転位を低減する試みは、デバイス構造を形成するための基板として、HVPEにより窒化物半導体を厚膜に成長させる工程の前段階で転位の伝播を抑制したり止めたりしている。そのため、前記したようにHVPEで厚膜に成長された窒化物半導体の表面には、MOCVDで成長させた時点で保護膜上方部の転位のほとんどなかった部分に、HVPEによる成長の過程で転位が窓部上方部から伝播してしまうために、寿命特性を十分満足できる程度まで向上させることができないのではないかと考えられていた。このことに対し、本出願人は、特願平11-80288号明細書に、HVPEで厚膜に成長された窒化物半導体上に、再びELOG成長させることで転位のほとんどない部分を形成し、寿命特性の向上が可能となる技術を提案している。

【0010】しかしながら、上記出願人が提案した技術では、前記従来技術に比べれば寿命特性の向上が可能となるものの、素子を量産する場合には、歩留まりが良好となり難い。つまり、得られた窒化物半導体を基板としてデバイス構造を形成してなる素子は、寿命特性のかなり良好なものがある一方で、寿命特性の極端に良くないもの等もあり、素子の特性に一環性が見られにくい。

【0011】本発明者は、この寿命特性の向上に加えて歩留まりの向上を達成すべく、種々検討した結果、寿命特性の向上と歩留まりの向上のためには、転位のみならず表面モフォロジーが影響しているのではないかと考えた。実際、HVPEで厚膜に成長させた窒化物半導体の成長表面には、歪んだ結晶成長や極端な表面のモフォロジーが観察できる。そこで、本発明者は、寿命特性のさらなる向上と、歩留まりの向上の両者を達成するために、転位の低減と表面モフォロジーの緩和を試みた。

【0012】まず、本発明は、窒化物半導体基板上にELOG成長させて転位のほとんどない部分を形成する前に、窒化物半導体基板上に、 $\text{Al}_a\text{Ga}_{1-a}\text{N}$ ($0 \leq a \leq 1$) で示される1層以上の窒化物半導体層を、好ましくは窒化物半導体基板上に $\text{Al}_b\text{Ga}_{1-b}\text{N}$ ($0 \leq b \leq 1$) で示される緩和層を形成した上に $\text{Al}_e\text{Ga}_{1-e}\text{N}$ ($0 \leq e < 1$) で示される第1の窒化物半導体層を形成してなる少なくとも2層を、成長させることで、HVPE等で

厚膜に成長させる過程で生じる結晶の歪みや極端な表面モフォロジーを緩和することが可能となる。さらに本発明は、表面モフォロジーの緩和された窒化物半導体基板上に成長された第1の窒化物半導体層上に、ELOG成長により第2の窒化物半導体層を成長させることにより、表面モフォロジーが良好な且つ転位のほとんどない部分を有するデバイス構造を形成するための窒化物半導体を得ることができる。

【0013】そして、このような表面モフォロジーの良好な且つ転位のほとんどない部分を有する窒化物半導体を基板としデバイス構造を形成すると、寿命特性の飛躍的な向上と共に、歩留まりの向上が可能となる。さらに、本発明の窒化物半導体基板を用いてなる素子は、前記特願平11-80288号明細書に記載の表面モフォロジーを緩和することなくELOG成長して得られた窒化物半導体を用いてデバイス構造を形成してなる素子よりも、寿命特性が良好となる。このことから、表面モフォロジーの緩和が歩留まりの向上を達成するのみならず、転位の低減と相乗作用し、寿命特性の向上にも寄与していると推測できる。

【0014】本発明の課題は、上記Appl. Phys. Lett.での報告のように、転位の低減された厚膜の窒化物半導体を基板とし、この上にデバイス構造を形成してなるレーザ素子が、かなりの長時間の連続発振を達成できたことによって、実用化の達成や信頼性の向上のために解決しなければならない問題点として新たに見出されたものである。このことから、たとえ、窒化物半導体基板上にデバイス構造を形成してなる窒化物半導体素子であっても、得られた素子が長時間の連続発振をすることができないような素子からは、基板の転位や表面のモフォロジーが寿命特性や歩留まりへどのように影響するかといったような本発明の課題を新たに見出すことは困難である。

【0015】また更に、本発明において、第1の工程における窒化物半導体の横方向の成長を利用して転位の低減される方法（以下、第1の工程のELOG成長と言う場合がある。）が、第1の窒化物半導体層上に第1の保護膜を部分的に形成し、その後、第1の保護膜の形成面上に第2の窒化物半導体層を成長させてなると、転位の進行を防止するのに好ましい。また更に、本発明において、第1の保護膜が、窒化物半導体基板のM軸方向、 $<1-100>$ 、 $<10-10>$ 及び $<01-10>$ のいずれかのM軸方向より、 $0.1^\circ \sim 0.7^\circ$ ずれた方向に形成されたストライプ形状であると、窒化物半導体の横方向の成長を促進でき転位の伝播を抑制するとともに、表面モフォロジーを良好にするのに好ましい。更に第1の保護膜が、後述のストライプ形状の第2の保護膜又はストライプ形状の第2の凹凸と平行に形成されると、第2の窒化物半導体層の横方向の成長がより良好となり、第2の窒化物半導体層上を良好に得ることがで

き、転位の低減や歩留まりの点でも好ましい。

【0016】ここで、上記M軸方向より $0.1^\circ \sim 0.7^\circ$ ずれた方向とは、例えば、オリフラ面をM軸方向に對して垂直な面となるようにした場合、図7に示すようにオリフラ面に垂直な軸から、左右いずれかに $\theta = 0.1^\circ \sim 0.7^\circ$ ずらしてストライプを形成することを示す。また、後述の第1の凹凸や、第2の保護膜及び第2の凹凸の場合も同様である。

【0017】また更に、本発明において、第1の工程のELOG成長が、第1の窒化物半導体層の表面に第1の凹凸を形成するのみで、その第1の凹凸を有する面上に第2の窒化物半導体層を成長させると、転位の伝播を抑制する点で好ましい。この場合は、上記のような第1の保護膜を用いない。また更に、本発明において、第1の凹凸が、窒化物半導体基板のM軸方向、 $<1-100>$ 、 $<10-10>$ 及び $<01-10>$ のいずれかのM軸方向より、 $0.1^\circ \sim 0.7^\circ$ ずれた方向に形成されたストライプ形状であると、窒化物半導体の横方向の成長を促進でき転位の伝播を抑制すると共に、表面のモフォロジーを良好とするのに好ましい。

【0018】また更に、本発明において、第1の工程で用いられる窒化物半導体基板が、その表面の転位密度が 10^{10} 個/ cm^2 以下のものであると、窒化物半導体基板上に形成された第1の窒化物半導体層上に、ELOG成長させて得られる第2の窒化物半導体層の表面に現れる転位を低減するのに好ましい。また更に、本発明において、前記窒化物半導体基板が、 $50\mu\text{m} \sim 1000\mu\text{m}$ の膜厚を有すると、デバイス工程や劈開工程での物理的強度が良好となり、窒化物半導体基板の欠けや割れ等が防止され、素子を量産する場合の歩留まりの向上の点で好ましい。

【0019】更に本発明において、窒化物半導体基板が、上記第2の工程～第4の工程から得られる少なくとも第4の窒化物半導体層からなるものであると、第4の窒化物半導体層の表面には既に転位がある程度低減されているので、この第4の窒化物半導体層の上にELOG成長させて得られる第2の窒化物半導体層の表面には更に転位が低減され好ましい。また、第4の窒化物半導体層を成長させる際に、成長速度の速い方法により成長させると、第4の窒化物半導体層を厚膜に成長させても異常成長の発生が起こりにくい。ここで、第1の工程における、Al_aG_{1-a}N、緩和層、第1の窒化物半導体層等は、第4の窒化物半導体層の異種基板を除去した面とは反対の面上に成長させる。

【0020】更に、本発明において、窒化物半導体基板が、前記第4の工程後に、第5の工程を経て得られる第4の窒化物半導体層とその上に成長された第5の窒化物半導体層からなるものであると、反りが軽減され、第1の工程のELOG成長を行うのに好ましい。つまり、異種基板を除去すると、第4の窒化物半導体層の成長面

と除去面との面状態が異なるため、第4の窒化物半導体層に反りが発生する傾向が見られる場合があるが、第4の窒化物半導体層の成長面（異種基板の除去面とは反対の面）に第5の窒化物半導体層を成長させると、第4の窒化物半導体層の反りが軽減される。また異種基板を除去後に第5の窒化物半導体層を成長させることで、窒化物半導体基板の物理的強度を補強することができる。

【0021】また本発明において、第1の工程で用いられる窒化物半導体基板が、第2の工程及び第3の工程から得られる異種基板上に、第3の窒化物半導体層及び第4の窒化物半導体層を積層してなる異種基板付きの窒化物半導体基板であると、第1の工程を行う際、デバイス構造を形成する際等に、窒化物半導体基板の欠けや割れが防止され、ハンドリングの点で好ましい。ただし、異種基板を有していると、熱膨張係数の差により反りがやや大きくなるので、露光により保護膜及び凹凸を形成する際のズレや、基板を加熱する際の熱ムラの生じないようにして行うことが望ましい。

【0022】更に本発明において、第2の工程でのELOG成長が、異種基板上に成長された窒化物半導体上に、第2の保護膜を部分的に形成して第3の窒化物半導体層を成長させる工程、又は異種基板上に成長された窒化物半導体上に、第2の凹凸を形成して第3の窒化物半導体層を成長させる工程、であると窒化物半導体基板の転位が低減でき、転位の少ない第2の窒化物半導体層を成長させるのに好ましい。更に本発明において、第2の工程で形成される第2の保護膜又は第2の凹凸が、前記窒化物半導体基板の $<1-100>$ 、 $<10-10>$ 及び $<01-10>$ のいずれかのM軸方向より、 $0.1^\circ \sim 0.7^\circ$ ずれた方向に形成されたストライプ形状であり、且つ、第1の工程で形成される第1の保護膜又は第1の凹凸と平行となるように形成されていると、窒化物半導体の横方向の成長がより促進され第2の窒化物半導体層の転位を低減するのに好ましいと共に、表面モフォロジーの点でも好ましい。

【0023】ここで、第1の保護膜などを形成する際には、既に第2の保護膜などは除去されているが、窒化物半導体基板の異種基板を除去した面には、転位分布がストライプ状に観測され、このストライプ状の転位分布に沿って第1の保護膜等を形成する。このように形成することにより、第1の保護膜と第2の保護膜、あるいは第1の保護膜と第2の凹凸、第1の凹凸と第2の保護膜、第1の凹凸と第2の凹凸等がそれぞれ平行となる。また例えばオリエンテーションフラット面（オリフラ面）を窒化物半導体のM軸方向に垂直となるようにし、このオリフラ面を基準にすることで、第1の工程と第2の工程で用いられる保護膜や凹凸をM軸方向から上記のようにややずらしててなるストライプ形状として形成可能である。

【0024】また、本発明において、上記本発明の窒化

11

物半導体の成長方法により得られる転位の低減された窒化物半導体（窒化物半導体基板～第2の窒化物半導体層までの窒化物半導体、又は、異種基板から第2の窒化物半導体層までの窒化物半導体とからなる）を基板として、この基板上に、少なくともn型窒化物半導体、InGaNを含んでなる活性層、及びp型窒化物半導体を有するデバイス構造が形成されてなると、寿命特性などの素子特性が良好な窒化物半導体素子を提供することができる。また更に、本発明において、窒化物半導体素子が、ストライプ形状の第1の保護膜又はストライプ形状の第1の凹凸の、ストライプ方向に平行に形成されたりッジ形状のストライプを有すると、窒化物半導体基板のM軸方向での劈開により良好な鏡面状の共振面が得られファーフィールドパターンが良好となり好ましい。ここでストライプが上記のようにM軸方向からわずかにズレている場合でも、良好な劈開面が得られる。

【0025】また更に、本発明において、窒化物半導体素子のリッジ形状のストライプが、第1の保護膜の上部、又は第1の凹凸の凹部上部に形成されていると、これらの部分には第1の窒化物半導体の表面での転位が最も少なくなる傾向があるため、素子の劣化が防止され、寿命特性の向上の点で好ましい。さらに、第1の保護膜、第1の凹凸の凹部の中心部分は、隣接の横方向によって成長した窒化物半導体が接合する部分なので、空隙等が生じる場合があり、このためリッジ形状のストライプを形成する際には、接合部分、保護膜等の中心部分上方部を避けて形成することが寿命特性の向上の点で好ましい。

【0026】本発明において、後述の説明の中のアンドープとは、意図的に不純物をドープしないで形成した層を示し、隣接する層からの不純物の拡散、原料又は装置からのコンタミネーションにより不純物が混入した層であっても、意図的に不純物をドープしていない場合はアンドープ層とする。

【0027】

【発明の実施の形態】以下に図を用いて本発明を詳細に説明する。まず、図1～5を用いて本発明の窒化物半導体の成長方法で用いられる窒化物半導体基板が窒化物半導体のみからなる場合について説明する。本発明を詳細に説明する。図1(a)～(d)は、本発明の窒化物半導体の成長方法により得られるデバイス構造を形成するための基板の模式的断面図を示している。この図1を用いて、本発明の第1の工程を有する窒化物半導体の成長方法を説明する。

【0028】本発明の成長方法は、窒化物半導体基板上に、Al_aG_{1-a}N (0 ≤ a ≤ 1) で示される1層以上の窒化物半導体層を形成した後、窒化物半導体の横方向の成長を利用して転位の低減される方法 (ELOG成長) により、更に窒化物半導体層を成長させる第1の工程を有する窒化物半導体の成長方法である。このよう

12

に、窒化物半導体基板上にELOG成長させる前に窒化物半導体基板の結晶の歪みや極端な表面モフォロジーを Al_aG_{1-a}N (0 ≤ a ≤ 1) で示される1層以上の窒化物半導体層を成長させることにより緩和でき、ELOG成長が良好となり転位が良好に減少し、更に表面モフォロジーが良好となる。

【0029】上記 Al_aG_{1-a}N (0 ≤ a ≤ 1) で示される1層以上の窒化物半導体層は、HVPE等で厚膜に成長される途中で生じる結晶の歪みや、極端な表面モフォロジーを緩和することができる。その結果、第1の工程で行われるELOG成長が、従来と比べてより良好となると共に、ELOG成長で成長された窒化物半導体層の表面モフォロジーも良好となり、寿命特性及び歩留まりが良好となるデバイス構造を形成するための基板となる窒化物半導体を得ることができる。

【0030】上記 Al_aG_{1-a}N (0 ≤ a ≤ 1) で示される1層以上の窒化物半導体層としては、1層でも、下記の好ましい形態のように緩和層3と、第1の窒化物半導体層4とからなる2層以上の層から構成される層としてもよい。1層で構成される場合は、下記の第1の窒化物半導体層4を成長させることができ好ましく、さらに好ましくは A1 の含まれた第1の窒化物半導体層4であって A1 の組成比を 0.2 以下程度の小さい値の窒化物半導体とすることが、結晶の歪み及び表面モフォロジーの点で好ましい。

【0031】以下に、上記 Al_aG_{1-a}N (0 ≤ a ≤ 1) で示される1層以上の窒化物半導体層が、Al_bG_{1-b}N (0 ≤ b ≤ 1) で示される緩和層3と Al_cG_{1-c}N (0 ≤ c < 1) で示される第1の窒化物半導体層4とからなる好ましい形態の場合について説明する。本発明の好ましい窒化物半導体の成長方法の一実施の形態としては、第1の工程により、窒化物半導体基板1上に、Al_bG_{1-b}N (0 ≤ b ≤ 1) からなる緩和層3を形成し、その上に Al_cG_{1-c}N (0 ≤ c < 1) で示される第1の窒化物半導体層4を形成して、窒化物半導体基板1の結晶の歪みや極端な表面モフォロジーを緩和した後、窒化物半導体の横方向の成長を利用して第2の窒化物半導体層5を成長させることにより（第1の工程のELOG成長）、転位の良好に低減された更に表面モフォロジーが良好な第2の窒化物半導体層5を得ることができる。

【0032】ここで、窒化物半導体基板1の歪みとは、窒化物半導体を HVPE 等で厚膜に成長させる過程で、例えば一部分の結晶がねじれるように成長したりして、歪みが生じることである。例えば、オリフラ面に窒化物半導体のM面がほぼ一致するように成長を始めても、厚膜に成長した後では、M面がオリフラ面から数十度ずれた状態となる場合等、結晶が徐々にずれて成長することが挙げられる。また、極端な表面モフォロジーとは、MOCVD等で成長させた時点での窒化物半導体の表面、

例えば本発明の図2の第3の窒化物半導体層22の表面、には、例えば曲線状の細かい緩やかな波状の凹凸が生じているが、厚膜に成長させる段階でこの細かい緩やかな凹凸が強調された状態の表面モフォロジーを示す。上記のように結晶の歪みや極端な表面モフォロジーが生じたままELOG成長によって本発明の第2の窒化物半導体層5を成長させるのではなく、上記のA_{1-a}G_{a1-a}N (0≤a≤1)で示される1層以上の窒化物半導体層、好ましくはA_{1-b}G_{a1-b}N (0≤b≤1)で示される緩和層3とA_{1-e}G_{a1-e}N (0≤e<1)で示される第1の窒化物半導体層4とを、成長後に、第2の窒化物半導体層5を成長させることで、飛躍的な寿命特性の向上と、歩留まりの向上を達成することができる。

【0033】また、以下の第1工程の説明の中等で、第1の工程のA_{1-b}G_{a1-b}N (0≤b≤1)で示される緩和層3を形成し、その上にA_{1-e}G_{a1-e}N (0≤e<1)で示される第1の窒化物半導体層4を形成して表面を改質させる段階を第1の工程の前工程とし、その後窒化物半導体の横方向の成長を利用して第2の窒化物半導体層5を成長させる段階を第1の工程の後工程（第1のELOG成長）とする場合がある。

【0034】以下に、A_{1-b}G_{a1-b}N (0≤b≤1)で示される緩和層3について説明する。本発明において、A_{1-b}G_{a1-b}N (0≤b≤1)で示される緩和層3は、厚膜の窒化物半導体基板の表面を改質するための層であるのでバッファ層のような機能を有していると考えられる。このような層3を成長させると、結晶性の回復及び結晶の歪みの緩和の点で好ましく、更に極端な表面のモフォロジーを緩和でき好ましい。A_{1-b}G_{a1-b}Nで示される緩和層3は、一般式で示される組成からなる少なくとも1層以上の層であればよく、複数の層を成長させててもよい。具体的な好ましいA_{1-b}G_{a1-b}Nで示される緩和層3としては、例えば、低温成長させてなる低温成長緩和層3a及び高温成長させてなる高温成長緩和層3bのうちの少なくとも1層を成長させてなる層が挙げられる。

【0035】低温成長緩和層3aとしては、A_{1-b}G_{a1-b}N (0≤b≤1)で示される窒化物半導体であればよく、好ましくはA1組成比の少ない窒化物半導体、更に好ましくはA1を含まない窒化物半導体が挙げられる。低温成長緩和層3aは、歪み及び表面モフォロジーをキャンセルする点で好ましく、A1組成比が少ないとより好ましい。高温成長緩和層3bとしては、A_{1-b}G_{a1-b}N (0≤b≤1)で示される窒化物半導体であればよく、好ましくはA1が含有されてなる窒化物半導体であり、より好ましくはA1Nからなる窒化物半導体が挙げられる。高温成長緩和層3bは、歪みの緩和及び結晶性の回復の点で好ましく、A1Nであるとより好ましい。このような緩和層3a及び緩和層3bの少なくとも1層と、第1の窒化物半導体層4とを組み合わせると、

10

20

30

40

50

ELOG成長により形成される第2の窒化物半導体層5を転位の良好に低減された表面モフォロジーの緩和された良好な窒化物半導体として得ることができる。

【0036】上記の低温成長緩和層3aの成長温度としては、例えば具体的には好ましくは800℃未満～200℃、より好ましくは700℃～300℃の温度が挙げられる。このような温度で成長させると、結晶の歪み及び表面モフォロジーのキャンセルと、後の成長の結晶性の両方の点で好ましい。また、上記の高温成長緩和層3bの成長温度としては、エピタキシャル成長が可能な温度であり、具体的には好ましくは800℃～1200℃、より好ましくは900℃～1150℃の温度が挙げられる。このような温度で成長させると、結晶の歪み及び表面モフォロジーのキャンセルと、結晶性の両方の点で好ましい。

【0037】上記緩和層3の膜厚としては、特に限定されないが、好ましくは50～10000オングストローム、より好ましくは150～5000オングストロームである。緩和層3が、低温成長緩和層3a及び高温成長緩和層3bのうちの少なくとも1層からなる場合は、各層の膜厚の合計が上記緩和層3の膜厚となるように調整されればよい。低温成長の層3a及び高温成長の層3bを成長させる際の膜厚としては、全体の層の膜厚が上記範囲であればどのような組み合わせの膜厚でもよいが、温度によって層の成長及び窒化物半導体基板の表面の改質等の点から成長させる層がより良好に機能する膜厚となるように適宜選択、調整される。例えば低温成長緩和層3aの膜厚としては、10～2000オングストローム、好ましくは100～2000オングストロームであり、このような膜厚であると結晶性の保持の点で好ましい。また、高温成長緩和層3bの膜厚としては、50～10000オングストローム、好ましくは100～7000オングストロームであり、このような膜厚であると結晶性の保持の点で好ましい。

【0038】また、本発明において、緩和層3は、条件によっては形成しなくとも、緩和層3を形成しない場合、第1の窒化物半導体層4をA1を含み且つA1組成比の小さい窒化物半導体とすることが、結晶の歪み及び表面モフォロジーの緩和の点で好ましい。

【0039】次に緩和層3上に成長させる第1の窒化物半導体層4について説明する。本発明において、第1の窒化物半導体層4としては、第1の工程の後工程で行われるELOG成長が良好に行えるような組成の窒化物半導体であればよく、具体的には、A_{1-e}G_{a1-e}N (0≤e<1)で示される窒化物半導体が挙げられ、好ましくは緩和層3と組み合わせて形成する場合はA1を含まない窒化物半導体が挙げられ、緩和層3を形成しない場合にはA1組成比の少ない（好ましくは例えば0≤e≤0.3）の窒化物半導体が挙げられる。上記のような組成の第1の窒化物半導体層4を成長させると、結晶方向

のそろった良好な面を得る点で好ましい。

【0040】第1の窒化物半導体層4の膜厚としては、特に限定されないが、例えば具体的には $0.2\sim50\mu\text{m}$ が好ましく、より好ましくは $0.5\sim20\mu\text{m}$ であり、さらに好ましくは $0.5\sim10\mu\text{m}$ である。第1の窒化物半導体層4の膜厚が上記範囲であると、表面状態を良好にする点で好ましい。

【0041】第1の窒化物半導体層4の成長温度としては、エピタキシャル成長できる温度であれば特に限定されず、例えば好ましくは $800^\circ\text{C}\sim1200^\circ\text{C}$ 、より好ましくは $900^\circ\text{C}\sim1150^\circ\text{C}$ 程度の温度が挙げられる。このような温度で成長させると結晶性の改善の点で好ましい。

【0042】上記の緩和層3及び第1の窒化物半導体層4は、MOCVD等の装置を用いて成長される。上記のように緩和層3〔緩和層3a及び緩和層3b〕及び第1の窒化物半導体層4の各層のみを成長させた場合でも、結晶の歪みや表面モフォロジーを緩和するが、両者を組み合わせて成長させることで、緩和層3が結晶の歪みと極端な表面モフォロジーを緩和した後、第1の窒化物半導体層4が結晶方向をそろえるので、各層が相乗的に作用し、第1の工程の後工程でELOG成長させて形成される第2の窒化物半導体層5が良好に転位の低減された更に結晶性と表面モフォロジーの良好な窒化物半導体となる。

【0043】次に、第1の工程の前工程で成長させた第1の窒化物半導体層4上に、第1の工程の後工程で横方向の成長を利用して第2の窒化物半導体層5をELOG成長させる。

【0044】第1の工程において、第2の窒化物半導体層5を成長させる第1の工程のELOG成長としては、窒化物半導体の横方向の成長を利用して転位を低減させる方法であれば特に限定されず、成長のいずれかの段階で、窒化物半導体の縦方向の成長速度に対して、窒化物半導体の横方向の成長速度が促進され、転位の伝播が抑制されるような方法が挙げられる。転位がどのように伝播するかは定かではないが、転位は窒化物半導体の成長の方向に沿って伝播する傾向があり、窒化物半導体の横方向の成長が促進されると横方向に伝播し、一旦横方向に伝播した転位は再び縦方向に伝播しにくくなる傾向があると思われる。その結果、転位の低減された第2の窒化物半導体層5を成長させることができると推測される。

【0045】第1の工程のELOG成長としては、従来公知の厚膜の窒化物半導体基板を成長させる前工程で行われるELOG成長などを用いてもよく、また本出願人が出願した例えば特願平10-77245、同10-275826、同10-119377、同10-132831、同11-37827、同11-37826、同10-146431、同11-168079、同11-250

18122各号の明細書等に記載されているELOG成長などを用いることができる。但し、これらのELOG成長は、異種基板上の近接した層で行われているのに對し、本発明の第1の工程のELOG成長は、厚膜の窒化物半導体基板上で行われる点が異なっているが、ほぼ同様に行うことができる。そして、本発明の第1の工程では、保護膜又は凹凸の形成や、表面改質が $\text{Al}_a\text{Ga}_{1-a}\text{N}$ ($0 \leq a \leq 1$) で示される1層以上の窒化物半導体層上に、好ましくは第1の窒化物半導体層4上に行われる。

【0046】本発明の第1の工程のELOG成長の好ましい具体例としては、第1の窒化物半導体層4上に窒化物半導体が成長しにくいか、又は成長しない材料からなる第1の保護膜11を用いる方法、又は、第1の窒化物半導体層4に第1の凹凸13を形成して行う方法、あるいは第1の窒化物半導体層4の表面を部分的に窒化物半導体が成長しにくくよう改質して行う方法などがあげられる。このように第1の保護膜11や第1の凹凸13を形成し、あるいは部分的に改質し、この形成面に第2の窒化物半導体層5を成長させると、第2の窒化物半導体層5の成長過程のいずれかの段階で、窒化物半導体の縦方向の成長に対して、窒化物半導体の横方向の成長が促進され、転位が窒化物半導体の横方向の成長と共に横方向へ進行し、再び縦方向に進行しにくくなり、その結果、転位の低減された第2の窒化物半導体層5を得ることができると言えられる。

【0047】このようにして得られた第2の窒化物半導体層5表面の平均の転位密度は、窒化物半導体基板表面の平均の転位密度に対して、ほぼ $1/100$ 以下程度に減少し、好ましい条件では、第2の窒化物半導体層5の表面にはほとんど転位が見られなくなる。また、第2の窒化物半導体層5表面の転位の分布は、第1の保護膜11上部又は第1の凹凸13の凹部上部が、その他の部分(窓部上部又は凸部上部)に比べ極めて転位が少なくなり、表面TEMやカソードルミネッセンス(CL)などの観察によるとほとんど転位が見られなくなる。このように第2の窒化物半導体層5の平均の転位密度が減少すれば、第2の窒化物半導体層5上に形成させる素子の寿命特性の向上が可能となり、更に、ほとんど転位のない部分に、素子のリッジ形状のストライプを形成すると、素子の寿命特性の飛躍的な向上が可能となる。第2の窒化物半導体層5の表面の転位密度は、第1の工程で行われるELOG成長の種類にもよるが、平均の転位密度としては $1 \times 10^5 \text{ 個}/\text{cm}^3$ 以下、好ましい条件では $1 \times 10^4 \text{ 個}/\text{cm}^3$ 以下、より好ましい条件では $1 \times 10^3 \text{ 個}/\text{cm}^3$ 以下となる。また、第1の保護膜11上部の転位密度、及び第1の凹凸13の凹部上部の転位は、ほとんど見られなくなる傾向がある。また窓部上部、及び第1の凹凸13の凸部上部の転位密度は、 $1 \times 10^7 \text{ 個}/\text{cm}^3$ 以下、好ましい条件では $1 \times 10^6 \text{ 個}/\text{cm}^3$ 以

下、より好ましい条件では 1×10^5 個/ cm^3 以下となる。本発明において、転位密度の測定は、表面 TEM 又は CL 等により観察する。

【0048】以下に ELOG 成長が第1の保護膜 11 を用いて行われる場合と、第1の凹凸 13 を形成して行われる場合の、それぞれの一実施の形態により得られる窒化物半導体基板 1～第1の窒化物半導体層 4、及び第2の窒化物半導体層 5 とからなるデバイス構造を形成する基板の模式的断面図である図1 (a)～(d) を用いてさらに詳細に説明する。図1 (a)～(c) は第1の保護膜 11 を用いて行う形態であり、図1 (d) は第1の凹凸 13 を形成して行う形態である。また、第1の保護膜 11 を用いる形態で、凹凸を形成しこの凹部底部及び／又は凸部上部に保護膜を形成する場合があるが、このような形態も第1の保護膜を形成して行う場合として以下に説明する。まず図1 (a) は、第1の窒化物半導体層 4 上に第1の保護膜 11 を形成し、この形成面上に第2の窒化物半導体層 5 を成長させてなる模式的断面図である。図1 (b) は、第1の窒化物半導体層 4 に凹凸を形成し、この凹部底部及び凸部上部に第1の保護膜 11 を形成し、この形成面上に第2の窒化物半導体層 5 を成長させてなる模式的断面図である。図1 (c) は、第1の窒化物半導体層 4 に凹凸を形成し、この凸部上部にのみ第1の保護膜 11 を形成し、この形成面上に第2の窒化物半導体層 5 を成長させてなる模式的断面図である。図1 (d) は、第1の窒化物半導体層 4 に第1の凹凸 13 を形成し、この形成面上に第2の窒化物半導体層 5 を成長させてなる模式的断面図である。図1 (d) では、保護膜を用いずに行う形態である。

【0049】上記 ELOG 成長により得られる第2の窒化物半導体層 5 としては、特に限定されないが、好ましくは GaN からなる窒化物半導体である。第2の窒化物半導体層 5 は、アンドープでも不純物をドープされてもよい。アンドープであると結晶性の点で好ましく、また ELOG 成長の際に p 型不純物 (Be、Zn、Mn、Cr 及び Mg)、及び n 型不純物 (Si、Ge 及び Sn) のいずれか 1 種以上、好ましくは p 型不純物の少なくとも 1 種以上、より好ましくは p 型不純物の少なくとも 1 種以上と n 型不純物の少なくとも 1 種以上、最も好ましくは Mg と Si をドープすると、窒化物半導体の横方向の成長が促進され、転位の低減及び空隙発生の防止の点で好ましい。不純物のドープ量としては、好ましくは $1 \times 10^{17}/\text{cm}^3 \sim 1 \times 10^{19}/\text{cm}^3$ 、より好ましくは $1 \times 10^{17}/\text{cm}^3 \sim 1 \times 10^{19}/\text{cm}^3$ 、更に好ましくは $5 \times 10^{17}/\text{cm}^3 \sim 5 \times 10^{19}/\text{cm}^3$ である。不純物の濃度が上記範囲であると窒化物半導体の横方向の成長を縦方向の成長に比べ良好に促進でき、結晶欠陥の伝播の抑制及び空隙の発生の防止の点で好ましい。p 型不純物と n 型不純物とをドープする場合は、両者の濃度の和が上記範囲のドープ量となるように適宜調整してド

10

20

30

40

50

ープされる。この場合 p 型不純物と n 型不純物の濃度の比は、用いる不純物の種類により、空隙や転位を良好に防止できるように適宜調整される。また、第2の窒化物半導体層 5 に n 電極を形成する場合には、n 型不純物をドープする、n 型不純物を p 型不純物よりも多めにドープする等、n 型不純物と p 型不純物のドープ量を調整する。

【0050】第2の窒化物半導体層 5 の膜厚としては、特に限定されないが、好ましくは $5 \mu\text{m} \sim 50 \mu\text{m}$ であり、より好ましくは $10 \mu\text{m} \sim 35 \mu\text{m}$ である。第2の窒化物半導体層 5 の膜厚が上記範囲であると、第1の窒化物半導体層 4 に形成された第1の保護膜 11 や第1の凹凸 13 を良好に覆うことができ、第1の窒化物半導体層 4 の表面の転位密度より第2の窒化物半導体層 5 の表面の転位密度が少くなり、更に第2の窒化物半導体層 5 の表面の転位分布で、特に第1の保護膜 11 上部及び第1の凹凸 13 の凹部上部にはほとんど転位が見られなくなる。

【0051】図1 (a)～(c) の第1の保護膜 11 の材料としては、第1の保護膜 11 表面に窒化物半導体が成長しないか、又は成長しにくい性質を有する材料が好ましく、例えば酸化ケイ素 (SiO_2)、窒化ケイ素 (Si_3N_4)、酸化チタン (TiO_2)、酸化ジルコニア (ZrO_2) 等の酸化物、窒化物、またこれらの多層膜の他、 1200°C 以上の融点を有する金属等を用いることができる。これらの保護膜材料は、窒化物半導体の成長温度 $600^\circ\text{C} \sim 1100^\circ\text{C}$ の温度にも耐え、その表面に窒化物半導体が成長しないか、成長しにくい性質を有している。保護膜材料を窒化物半導体表面に形成するには、例えば蒸着、スパッタ、CVD 等の気相製膜技術を用いることができる。

【0052】まず、図1 (a) の場合の第1の保護膜 11 の形成方法や形状等について説明する。第1の保護膜 11 を第1の窒化物半導体層 4 上に部分的 (選択的) に形成するには、フォトリソグラフィー技術を用いて、所定の形状を有するフォトマスクを作製し、そのフォトマスクを介して、前記材料を気相製膜することにより、所定の形状を有する第1の保護膜 11 を形成できる。第1の保護膜 11 の形状は特に問うものではなく、例えばドット、ストライプ、碁盤目状の形状のいずれかの形状、好ましくはストライプの形状が挙げられる。第1の保護膜 11 がストライプ形状であると、転位の低減された第2の窒化物半導体層 5 を良好に形成することができ好ましい。

【0053】また、第1の保護膜 11 は、第1の保護膜 11 が形成されていない部分 (窓部) の表面積より大きくなるように、第1の保護膜 11 の表面積を調整して形成されることが好ましい。第1の保護膜 11 の表面積及び窓部の表面積の調整は、保護膜の形状によても異なるが、例えば保護膜がストライプ状の形状の場合、保護

19

膜のストライプの幅と窓部の幅を調整することにより行うことができる。

【0054】第1の保護膜11の大きさは、特に限定されないが、例えばストライプで形成した場合、好ましいストライプ幅は0.5~100μm、より好ましくは1μm~50μm、更に好ましくは2~25μmである。また、ストライプピッチ(第1の保護膜11が形成されていない窓部の幅)は、ストライプ幅よりも狭くすることが望ましく、例えば具体的には5μm以下、好ましくは0.1~3μm、より好ましくは0.8~2μmである。

【0055】上記のように、第1の保護膜11の表面積を大きくすると、転位の伝播が、第1の保護膜11により抑制され、更に窓部から伝播している転位の伝播が横方向に進行して再び縦方向に伝播しにくくなる傾向があり、第1の保護膜11上部の第2の窒化物半導体層5の表面領域(表面から表面付近)の転位のはほとんど見られない部分を広範囲で得ることができ好ましい。更に第2の窒化物半導体層5の表面が鏡面状となる傾向があり好ましい。

【0056】また、第1の保護膜11の膜厚は、特に限定されないが、薄い方がより短時間で表面が鏡面状の転位の少ない第2の窒化物半導体層5が得られる傾向があり好ましく、具体的には保護膜の材質にも左右されるが例えば0.01~5μmであり、好ましくは0.02~3μmであり、より好ましくは0.05~2μmである。この範囲であると転位の縦方向の伝播を良好に防止でき転位を低減できると共に、第2の窒化物半導体層5の表面を鏡面状にするのに好ましい。また、保護膜の膜厚は、保護膜の材質にもよるが、膜厚を薄くしてもビンホール等の膜質むらが生じなければ、薄ければ薄いほど、短時間で第2の窒化物半導体層5が保護膜を覆うことができ鏡面状の第2の窒化物半導体層5を得るには好ましい。

【0057】次に、図(b)に示すように、第1の工程において、窒化物半導体基板1に凹凸を形成し、この凹部底部と凸部上部に第1の保護膜11を形成する場合について説明する。

【0058】第1の窒化物半導体層4に凹凸の形状を設ける方法としては、第1の窒化物半導体層4を一部分取り除くことができる方法であればいずれの方法でもよく、例えばエッティング、ダイシング等が挙げられ、好ましくはエッティングである。エッティングにより、第1の窒化物半導体層4に部分的(選択的)に凹凸を形成する場合は、フォトリソグラフィー技術における種々の形状のマスクパターンを用いて、ストライプ状、碁盤目状等のフォトマスクを作製し、レジストパターンを第1の窒化物半導体層4に形成してエッティングすることにより形成できる。また、ダイシングで行う場合は、例えば、ストライプ状や碁盤目状に形成できる。

20

【0059】また、第1の窒化物半導体層4に、凹凸の形状をエッティングにて行う場合のエッティング方法としては、ウェットエッティング、ドライエッティング等の方法があり、平滑な面を形成するには、好ましくはドライエッティングを用いる。ドライエッティングには、例えば反応性イオンエッティング(RIE)、反応性イオンビームエッティング(RIBE)、電子サイクロotronエッティング(ECR)、イオンビームエッティング等の装置があり、いずれもエッティングガスを適宜選択することにより、窒化物半導体をエッティングしてできる。例えば、本出願人が先に出願した特開平8-17803号公報記載の窒化物半導体の具体的なエッティング手段を用いることができる。

【0060】また、エッティングによって凹凸を形成する場合、エッティング面が、図1(b)に示すように第1の窒化物半導体層4に対して凹部側面がほぼ垂直となる形状、又は順メサ形状や逆メサ形状でもよく、あるいは第1の窒化物半導体層4の凹部側面が階段状になるように形成された形状でもよい。図1(b)のように凹凸の凸部上部と凹部底部に第1の保護膜11を形成する場合、凹部側面が順メサ形状であると、凹部底部を良好に第1の保護膜11で覆い易くなり、さらに凹部側面の保護膜材料を良好に除去し易くなり好ましい。図1(b)の場合、ELOG成長の最初から、窒化物半導体の成長が実質的に全て横方向の成長から始まるように、凹部底部と凸部上部に第1の保護膜11を形成し、凹部側面のみから第2の窒化物半導体層5を成長させるものである。このような成長方向の調整による転位の低減は、転位が一旦横方向に伝播すると再び縦方向に伝播しにくくなる傾向があるからである。

【0061】また、図1(b)の場合の凹凸の形状、つまり四部の深さや幅等について以下に示す。四部の深さは、特に限定されないが、500オングストローム以上、好ましくは0.5~5μm程度である。凹部の深さが上記範囲であると、ELOG成長が安定し、第2の窒化物半導体層5の表面が鏡面状になり易い。凹凸をストライプ状の形状とする場合、ストライプの形状として、例えば凸部上部の幅は凹凸を形成しない場合の第1の保護膜の幅と同様であり、凹部開口部(窓部)の幅は、特に限定されないが、2~5μmである。

【0062】第1の保護膜11を凹部底部と凸部上部に形成する方法としては、凹凸を形成する方法がエッティングである場合とダイシングである場合とで、多少異なる。まずエッティングで凹凸を形成する場合、第1の窒化物半導体層4上に保護膜材料を形成後、その上にレジスト膜を形成しパターンを転写し露光、現像して部分的に第1の保護膜11を形成した後、窒化物半導体基板1をエッティングすることで凹凸の形状を形成する。続いて凹凸を形成した第1の窒化物半導体層4上、つまり第1の保護膜11上及び凹部底部等に更に保護膜材料を形成

21

し、 CF_4 と O_2 ガスによるドライエッティングにより、第1の窒化物半導体層4の凹部側面の保護膜をエッティングして除去し凹部側面を露出させ、図1(b)に示すように第1の保護膜11を凹部底部と凸部上部に形成する。このように形成すると、例えば図1(b)では、第1の保護膜11は一層として図示されているが、凸部上部の第1の保護膜11上に更に保護膜が形成され2層の保護膜が積層されたような状態になっている。ここで凹部底部に第1の保護膜11を形成する前に、凸部上部の第1の保護膜11を取り除いてから、凸部上部と凹部底部とに同時に保護膜材料を形成してもよい。

【0063】次に、ダイシングで凹凸を形成する場合、第1の窒化物半導体層4を上面からダイシング・ソーで第1の窒化物半導体層4に凹凸を形成し、その後、その上に保護膜を形成し、 CF_4 と O_2 ガスによるドライエッティングにより凹部側面が露出されるように保護膜をエッティングにより除去することで所望の形状及び位置に第1の保護膜11を形成する。

【0064】凹凸の凸部上部と凹部底部に形成される第1の保護膜11の膜厚は、特に限定されないが、凹部側面にも同時に形成されるので、ドライエッティングにより凹部側面の保護膜材料を除去して側面を露出することのできる膜厚であり、且つ凹部底部を被覆できる膜厚にすることが好ましい。また、第1の保護膜11の膜厚は、第2の窒化物半導体層5が横方向に成長し易いように調整されていることが好ましく、場合によっては凹部底部と凸部上部の第1の保護膜11の膜厚が異なってもよい。

【0065】図1(b)の場合のELOG成長による第2の窒化物半導体層5の様子を説明する。まず、第1の保護膜11の形成されていない露出されている凹部側面から第2の窒化物半導体層5が横方向の成長により成長を開始する。そして隣接している凹部側面から成長した第2の窒化物半導体層5が凹部底部の第1の保護膜11を覆うように接合しながら成長を続け、第1の保護膜11とほぼ同じ高さに成長すると、第1の保護膜11上に横方向に成長して、第1の保護膜11を覆い、図1(b)に示すような第2の窒化物半導体層5を成長させることができる。このELOG成長の過程で、転位は窒化物半導体の横方向の成長と共に横方向に伝播するので、縦方向に伝播する転位が激減し、第2の窒化物半導体層5の表面付近には転位がほとんど見られなくなる。

【0066】次に、図1(c)に示すように、第1の窒化物半導体層4に形成された凹凸の凸部上部のみに第1の保護膜11が形成される場合について説明する。この場合、凹凸の形成の方法は上記の図1(b)の場合と同じに、ダイシング又はエッティングにより形成され、凹部側面の形状も上記と同様である。

【0067】図1(c)に示すように、第1の窒化物半導体層4の凹部側面と凹部底部が成長可能な面として露

22

出され、凸部上面には、第1の保護膜11が形成され凹部上部からの窒化物半導体の成長を抑制している。このような状態で第2の窒化物半導体層5を成長させると、成長開始時には、凹部側面と凹部底部とから成長が始まると考えられる。しかし、成長するに従い、凹部側面から横方向に成長した窒化物半導体により凹部底部から縦方向に成長を始めた窒化物半導体の成長が遮られる。その結果、第1の保護膜11上に横方向に成長し第1の保護膜11を覆うのは、凹部側面から横方向に成長を開始した窒化物半導体であり、図1(c)に示すように、厚膜の第2の窒化物半導体層5が得られる。得られる第2の窒化物半導体層5は、上記と同様に転位の伝播が良好に抑制される。

【0068】図1(c)に示す凹部底部に第1の保護膜11を形成しない場合の凹凸の形状のサイズは、第1の窒化物半導体層4の凹部側面での窒化物半導体の成長が、凹部底部での成長に対して優先されるよう調整して形成されている。具体的な図1(c)の凹凸の形状としては、好ましくは凹部側面の第1の窒化物半導体層4の側面の長さ【図1(c)のd】と、凹部の開口部の幅【図1(c)のw】を調整して形成されてなるもの、より好ましくは、凹凸の形状が、露出された第1の窒化物半導体層4の凹部側面の長さ(d)と凹部の開口部の幅(w)との関係、 w/d が、 $0 < w/d \leq 5$ 、更に好ましくは $0 < w/d \leq 3$ 、最も好ましくは $0 < w/d \leq 1$ を示すように調整して形成されると、成長速度を良好にコントロールでき第1の窒化物半導体層4の凹部側面からの成長をより促進でき、凹部底部からの窒化物半導体の成長を中断し易くなり、転位の少ない第2の窒化物半導体層5が得られ易くなる。

【0069】また、形成された凹凸の凸部上部に形成される第1の保護膜11の形成面の形状は、特に限定されないが、例えば、上記 w/d の関係に加えて更に、凹凸を形成された第1の窒化物半導体層4を上から見た形状がランダムな溝み、ストライプ状、碁盤面状、ドット状等に形成してもよく、好ましくはストライプ形状である。例えば凹凸をストライプ状の形状とする場合、ストライプの形状として、例えば凸部上部のストライプ幅を $1.0 \sim 2.0 \mu\text{m}$ 、ストライプ間隔(凹部の開口部)を $2 \sim 5 \mu\text{m}$ としてもよい。

【0070】次に、図1(d)に示すように、第1の凹凸13を形成するのみで第1の保護膜11を形成しない場合について説明する。図1(d)の第1の凹凸13の形成の方法としては、上記の図1(b)、(c)の凹凸を形成する場合と同様に、ドライエッティングやダイシングなどで形成され、また、凹部側面の形状も上記と同様である。但し、図1(d)の場合は保護膜を形成していない点で上記と異なり、その点について以下に示す。まず、エッティングにより第1の凹凸13を形成する場合、50 フォトリソグラフィー技術における種々の形状のマスク

23

パターンを用いて、ストライプ状、基盤目状等のフォトマスクを作製し、レジストパターンを第1の窒化物半導体層4に形成してエッチングすることにより形成できる。そして、エッチングして凹凸を形成後に、凸部上部のフォトマスクが除去され、第1の凹凸13のみを第1の窒化物半導体層4に形成することができる。また、ダイシングで行う場合は、エッチングの場合のようにフォトマスクを用いないので、上記図1(b)等と同様に凹凸を形成することができる。

【0071】第1の凹凸13の形状は、特に限定されず、上記図1(b)や(c)と同様に、ランダムな窪み、ストライプ形状、基盤目状、ドット状等の形状が挙げられ、窒化物半導体の横方向の成長を促進させ転位を低減させるのにストライプ形状であることが好ましい。第1の凹凸13の形状のサイズ、つまり凹部側面の長さや、凸部上部の幅と凹部底部の幅などは、特に限定されないが、少なくとも凹部内の縦方向の成長が抑制され、凹部開口部から厚膜に成長する第2の窒化物半導体層5が凹部側面から横方向に成長したものとなるように調整されていることが好ましい。第1の凹凸13の形状をストライプ状とする場合、ストライプの形状として、例えばストライプ幅(凸部上部の幅)を1~20μm、好ましくは1~10μm、ストライプ間隔(凹部底部の幅)を10~40μm、好ましくは15~35μmのものを形成することができる。このようなストライプ形状を有していると、転位の低減と面状態を良好にする点で好ましい。更に、凹部の幅が、上記範囲であると、転位の少ない凹部上部にリッジ形状のストライプを形成する際に、凹部の中心部分を避けて、且つ転位の少ない部分に位置するように形成するのに好ましい。

【0072】凹部開口部から成長する第2の窒化物半導体層5の部分を多くするには、凹部底部の幅を広くし、凸部上部の幅を狭くすることで可能となり、このようにすると転位の低減された部分を多くすることができる。凹部底部の幅を広くした場合には、凹部の深さを深めにすることが、凹部底部から成長する可能性のある縦方向の成長を防止するのに好ましい。凹部底部には、AlGaN層3が露出されている、又は窒化物半導体基板1が露出されていることが望ましい。また、凹部の底部は、凹部の幅や凸部の幅等により凹部の深さを調整することが好ましく、この点からも凹部底部の露出部分が選択される。

【0073】図1(d)の場合、第2の窒化物半導体層5は、第1の凹凸13の凸部上部及び凹部底部から成長を始めるが、凹部底部からの縦方向からの縦方向の成長に比べ、凹部側面からの横方向の成長が促進されるので、凹部内部で側面から成長したものが接合し、底部からの成長を抑制する。その結果、凹部開口部上部には転位がほとんど見られなくなる。一方、凸部上部から成長する第2の窒化物半導体層5は、縦方向の成長と、凹部

10

20

30

40

50

24

開口部に向う横方向の成長をする傾向がある。この縦方向の成長では転位の伝播は抑制されにくいが、凹部開口部に向う成長では転位が横方向に伝播するので転位の伝播を抑制される傾向がある。その結果、凸部上部の第2窒化物半導体層5も転位が低減される。また図1(d)の場合、凹部上部にはほとんど転位が見られないが、凸部上部には条件(例えば窒化物半導体基板1の転位密度や反応条件等の成長の条件)によってはやや多めに転位が見られるので、凹部開口部の上部にリッジ形状のストライプを形成することが寿命特性の点で好ましい。あるいは、図1(d)でのELOG成長を第2窒化物半導体層5上に再び行い、その場合、第1の窒化物半導体層4上に形成された凹部上部には凸部が来るよう第2の窒化物半導体層5上に凹凸を形成することが転位の低減の点で好ましい。

【0074】また、図1(a)、(b)、(c)のELOG成長の場合も、第2の窒化物半導体層5上に再びELOG成長させてもよい。再びELOG成長する場合、新たな保護膜の形成位置としては、第2の窒化物半導体層5の表面に転位が現れている場合には、その部分、例えば、第1の保護膜11の形成されていない窓部上部の表面等、に形成すると転位の低減の点で好ましい。このようなELOG成長の繰り返しは、2回以上行ってもよい。転位は、ELOG成長を繰り返して行うことにより、より転位の伝播を抑制できる傾向がある。

【0075】第1の工程において、第2の窒化物半導体層5を成長させる方法としては、特に限定されないが、MOVPE(有機金属気相成長法)、HVPE(ハイドライド気相成長法)、MBE(分子線エピタキシー法)、MOCVD(有機金属化学気相成長法)等、窒化物半導体を成長させるのに知られている全ての方法を適用できる。好ましい成長方法としては、膜厚が50μm以下ではMOCVD法を用いると成長速度をコントロールし易い。また膜厚が50μm以下ではHVPEでは成長速度が速くてコントロールが難しい。

【0076】上記第1の工程で得られる窒化物半導体基板1から第2の窒化物半導体層5までからなるデバイス構造を形成するための基板は、転位が少なく、特に第1の保護膜11上部及び第1の凹凸13の凹部上部にはほとんど見られなくなり、素子の寿命特性を向上できる。更に、窒化物半導体のM軸方向に対して垂直に劈開すると良好な劈開面が得られると共に、劈開の際に基板の欠けや割れが発生しにくく歩留まりの向上も可能となる。

【0077】また更に、図1(a)、(b)、(c)及び(d)における第1の保護膜11及び第1の凹凸13は、その形状がストライプ形状であって、このストライプが窒化物半導体基板1のM軸方向、<1-100>、<10-10>及び<01-10>のいずれかのM軸方向より0.1°~0.7°、好ましくは0.1°~0.5°ずれた方向に形成されていると、窒化物半導体の横

方向の成長を促進でき転位の伝播を抑制すると共に、結晶の歪みや極端な表面モフォロジーを緩和するのに好ましい。また、第1の保護膜11上部、及び第1の凹凸13の凹部上部の第2の窒化物半導体層5表面には、上記したようにほとんど転位が見られなくなることから、これらの転位のほとんど見られない部分に、リッジ形状のストライプを形成すると寿命特性を向上させるのに好ましい。また、このようにリッジ形状のストライプが形成されると共振面を劈開により形成する際にも、窒化物半導体基板1のM軸方向に垂直に劈開することができ、良好な鏡面状の共振面が得られ易くなり好ましい。

【0078】次に、第1の工程のELOG成長により第2の窒化物半導体層5を成長させるための窒化物半導体のみからなる窒化物半導体基板1について説明する。本発明において、窒化物半導体のみからなる窒化物半導体基板1としては、特に限定されないが、第2の窒化物半導体層5を形成後、この形成面にデバイス構造を形成する際、及び劈開により共振面を形成する際等に、物理的強度があり欠けや割れ等の発生しにくい程度の膜厚を有し、第1の工程で得られる第2の窒化物半導体層5の転位を低減し易いものが好ましい。具体的に、好ましい窒化物半導体基板1として、第2の窒化物半導体層5を成長させる面上の転位密度が $10^{10}/\text{cm}^3$ 以下、より好ましくは $10^9/\text{cm}^3$ 以下であるものが挙げられる。転位密度が上記範囲であると、窒化物半導体基板上にELOG成長により成長させる第2の窒化物半導体層5の転位を低減するのに好ましい。また、転位が少ないと、物理的強度も向上し、欠けや割れなどの防止の点でも好ましい。また窒化物半導体基板1として、好ましくは膜厚が $50\mu\text{m}\sim1000\mu\text{m}$ であり、より好ましくは $80\mu\text{m}\sim500\mu\text{m}$ である。このような膜厚であると、窒化物半導体基板1の物理的強度が向上し、歩留まり等の点で好ましい。また、窒化物半導体基板1を構成する組成としては、特に限定されないが、GaNよりも窒化物半導体が挙げられる。窒化物半導体基板1は、アンドープでも、不純物がドープされていてもよい。窒化物半導体基板1にn電極を形成する場合には、窒化物半導体基板1にn型不純物をドープしてオーミック接触を有するようにする。また、窒化物半導体基板1の結晶性の点からはアンドープであることが好ましい。

【0079】本発明において、窒化物半導体基板1の形成方法としては、特に限定されないが、窒化物半導体の横方向の成長を利用し転位の低減する方法を含む方法が好ましい。例えば具体的な方法としては、好ましくは第2～第4の工程により得られる少なくとも第3の窒化物半導体を有する基板を得る方法が挙げられ、より好ましくは第2～第5の工程により得られる少なくとも第3の窒化物半導体及び第4の窒化物半導体を有する基板を得る方法が挙げられる。異種基板を除去する際に、バッファ層から薄膜の窒化物半導体25は除去されても、残

っていてもよいが、好ましくは反りや劈開性の点から除去されていることが好ましい。

【0080】本発明の窒化物半導体のみからなる窒化物半導体基板1が、第3の窒化物半導体であると転位の低減された結晶性の良好な窒化物半導体基板1となるので、第2の窒化物半導体層5の転位の低減及び結晶性の向上の点で好ましい。また、窒化物半導体基板1が第3及び第4の窒化物半導体であると、第3の窒化物半導体の除去面と成長面との面状態が異なるため反りが生じる傾向があるが、第3の窒化物半導体上に第4の窒化物半導体を成長させることにより反りを軽減させることができ、第1の工程でのELOG成長を良好に行う点で好ましい。また、第5の工程後に、第3の窒化物半導体の除去面側から研磨して、窒化物半導体基板1を第4の窒化物半導体のみとしてもよく、第4の窒化物半導体のみからなると、第3と第4の窒化物半導体との境目に生じている可能性のある酸化膜等による素子特性へ及ぼす可能性のある悪影響の原因を除去できるので、素子特性の向上の点で好ましい。

【0081】以下に図2～図5を用いて、第2の工程から順に説明する。第2の工程は、図2に示すように、窒化物半導体と異なる材料よりなる異種基板21上に成長速度を $10\mu\text{m}/\text{時間}$ 以下 $0.5\mu\text{m}/\text{時間}$ 以上で、窒化物半導体の横方向の成長を利用し転位の低減される方法（第2の工程のELOG成長）により第3の窒化物半導体22を成長させる工程である。上記第3の窒化物半導体22を成長させる成長速度は、上記のように $10\mu\text{m}/\text{時間}$ 以下 $0.5\mu\text{m}/\text{時間}$ 以上、好ましくは $7\mu\text{m}/\text{時間}$ 以下 $1\mu\text{m}/\text{時間}$ 以上、より好ましくは $5\mu\text{m}/\text{時間}$ 以下 $1.5\mu\text{m}/\text{時間}$ 以上である。成長速度が上記範囲であると、第2の工程のELOG成長の際に、転位の伝播を良好に抑制でき、また第3の窒化物半導体22の膜厚を調整するのに好ましい。このような成長速度を有する具体的な成長方法として、例えばMOCVDが挙げられる。

【0082】第2の工程において、異種基板21としては、窒化物半導体と異なる材料よりなる基板であればどのようなものでも良く、例えば、C面、R面、又はA面を主面とするサファイア、スピネル(MgAl_2O_4)のような絶縁性基板、SiC(6H、4H、3Cを含む)、ZnS、ZnO、GaAs、Si、及び窒化物半導体と格子整合する酸化物基板等、従来知られている窒化物半導体を成長させることができる基板材料を用いることができる。また、前記異種基板21の主面をオフアングルさせた基板、さらに好ましくはステップ状にオフアングルさせた基板を用いることもできる。このように異種基板の主面がオフアングルされていると転位がより少なくなる。

【0083】第3の窒化物半導体22としては、特に限定されないが、GaNよりも窒化物半導体が好まし

い。また、第3の窒化物半導体22は、アンドープでも、不純物をドープされてもよい。第3の窒化物半導体22が、アンドープであると結晶性の点で好ましい。また、第2の工程でのELOG成長の際に、前記第1の工程のELOG成長の場合と同様に、P型不純物及び/またはn型不純物をドープすると、窒化物半導体の横方向の成長が促進され、転位の低減及び隣接の窒化物半導体同士の接合部分での空隙発生の防止の点で好ましい。第3の窒化物半導体22の膜厚は、特に限定されず、少なくとも第1の保護膜11や第1の凹凸13を覆うことのできる膜厚以上であり、例えば具体的な膜厚としては、好ましくは1~50μm、より好ましくは2~40μm、さらに好ましくは7~20μmである。上記範囲の膜厚であると、第1の保護膜11等を良好に覆うことができ、転位の伝播の抑制の点で好ましい。

【0084】第2の工程において、第3の窒化物半導体22を成長させる第2の工程のELOG成長としては、特に限定されず、窒化物半導体の縦方向の成長速度に対して、窒化物半導体の横方向の成長速度が促進されるような方法であればよい。例えば従来公知のELOG成長や、既に本出願人が出願した明細書に記載の窒化物半導体の成長方法が挙げられる。本出願人が出願したものとしては、例えば特願平10-77245、同10-275826、同10-119377、同10-132831、同11-37827、同11-37826、同10-146431、同11-168079、同11-218122各号の明細書等に記載されているELOG成長などを用いることができる。

【0085】第2の工程において、ELOG成長の具体例の一実施の形態としては上記の各号明細書に記載されているが、例えば図2に示す、第2の保護膜12を用いる場合と、第2の凹凸14を形成する場合を挙げて第2の工程のELOG成長の一実施の形態を以下に説明する。図2の(a)~(d)に、第2の工程における、異種基板21上に、第2の保護膜12又は第2の凹凸14を用いて行うELOG成長により得られる第3の窒化物半導体22等を示す一実施の形態である模式的断面図を示す。まず、図2(a)は、異種基板21上に、薄膜の窒化物半導体25を成長させ、この表面上に第2の保護膜12を部分的に形成し、第2の保護膜12を形成した面上に第3の窒化物半導体22を成長させてなる模式的断面図である。図2(a)では、異種基板21上に薄膜の窒化物半導体25を成長させているが、薄膜の窒化物半導体25を省略してもよい。転位の低減のためには、薄膜の窒化物半導体25を形成することが好ましい。図2(b)は、異種基板21上に、薄膜の窒化物半導体25を成長させ、この薄膜の窒化物半導体25に凹凸を形成し、凹部底部及び凸部上部に、第2の保護膜12を形成し、この第2の保護膜12を形成した面上に第3の窒化物半導体22を成長させてなる模式的断面図である。

10

図2(c)は、異種基板21上に、薄膜の窒化物半導体25を成長させ、この薄膜の窒化物半導体25に凹凸を形成し、凸部上部にのみ第2の保護膜12を形成し、この上から第2の窒化物半導体22を成長させてなる模式的断面図である。図2(d)は、異種基板21上に、薄膜の窒化物半導体25を成長させ、この薄膜の窒化物半導体25に第2の凹凸14を形成し、この第2の凹凸14を形成した面上に第3の窒化物半導体22を成長させてなる模式的断面図である。

【0086】上記薄膜の窒化物半導体25としては、特に限定されないが、GaNよりなる窒化物半導体が挙げられる。また薄膜の窒化物半導体25は、アンドープでも、不純物をドープされていてもよいが、結晶性の点からアンドープが好ましい。薄膜の窒化物半導体25は、高温、具体的には約900°C程度~1100°C、好ましくは1050°Cで異種基板21上に成長される。薄膜の窒化物半導体25の膜厚は特に限定しないが、例えば100オングストローム以上、好ましくは1~10μm程度、より好ましくは1~5μmの膜厚で形成することができる。薄膜の窒化物半導体25の膜厚は、第2の保護膜12や第2の凹凸14を形成するための下地層となるので、保護膜や凹凸の形成されたかにより適宜調整せるものであり、上記範囲の膜厚であると、調整がし易くなる。

【0087】また、第2の工程において、図2(a)には示されているが、異種基板21上に、薄膜の窒化物半導体25を成長させる前(薄膜の窒化物半導体25を成長させない場合は第2の保護膜12を形成させる前)に、低温成長バッファ層を成長させてよい。バッファ層としては、AlN、GaN、AlGaN、InGaN等が用いられる。バッファ層は、900°C以下300°C以上の温度で、膜厚0.5μm~10オングストロームで成長される。このように異種基板21上にバッファ層を900°C以下の温度で形成すると、異種基板21に接して成長される窒化物半導体と異種基板21との格子定数不正を緩和し第3の窒化物半導体22の転位が少なくなる傾向にある。

【0088】第2の工程において、第2の保護膜12の形成方法、形状及びサイズ、又第2の凹凸14の形成方法、形状及びサイズの詳細は、上記第1の工程の窒化物半導体基板1に形成される第1の保護膜11や第1の凹凸13の形成方法、形状及びサイズ等と同様である。但し第1の工程では第1の窒化物半導体層4上に第1の保護膜11又は第1の凹凸13を形成するのに対して、第2の工程では異種基板21上に成長された薄膜の窒化物半導体層25上等に形成される点が相違する。

【0089】ここで、第2の工程のELOG成長により得られた窒化物半導体基板1上に、第1の工程のELOG成長が行われるが、第1の工程のELOG成長と第2の工程のELOG成長とは、同一でも異なっていてもよ

30

40

50

い。例えば、第2の工程のELOG成長が図2の(b)の方法であり、第1の工程のELOG成長が図1の(d)の方法である、または第2の工程では図2(a)の方法で、第1の工程が図1の(a)の方法である等の種々の組み合わせで行ってもよい。このような第1の工程と第2の工程でのELOG成長の選択は、転位の低減されやすいような条件や、量産する際に歩留まりの向上しやすい条件などを考慮して選択される。また、第1の保護膜11又は第1の凹凸13と、第2の保護膜12又は第2の凹凸14との形状がストライプ形状である場合、第1の工程で形成されるストライプ形状の第1の保護膜11や第1の凹凸13と、第2の工程で形成されるストライプ形状の第2の保護膜12や第2の凹凸14とが、平行に形成され、且つそれらは窒化物半導体基板1のM軸方向に対して、図7に示すように、0.1°～0.7°ずれるように形成されることが好ましい。第1の工程と第2の工程での保護膜などが上記のように窒化物半導体基板1の3種あるM軸方向のうち、同一のM軸方向に対して図7に示すようにずらされていると、第1の工程でELOG成長により成長される第2の窒化物半導体層5の横方向の成長が良好に促進され、転位の低減及び空隙の発生の防止の点で好ましい。さらに、表面モフォロジーは程度が低くなり良好となる。

【0090】窒化物半導体基板1を構成するGaN結晶は、点対称であるので、劈開が容易となる3種のM軸方向のいずれの方向を基準にして第1の工程でストライプ形状の保護膜などを形成しても、同様の結果が得られるのではないかと推測される。しかし、実際に見てみると、窒化物半導体基板1の3種あるM軸方向のうち、同一のM軸方向を基準として、第1の工程と第2の工程とで保護膜や凹凸などを形成すると、第1の工程のELOG成長が良好となり転位の低減された第2の窒化物半導体層5の成長が良好となる傾向がある。さらに、表面モフォロジーは、異常成長が少なくなり好ましい。

【0091】第1の保護膜又は第1の凹凸と、第2の保護膜又は第2の凹凸とが、窒化物半導体基板1の同一のM軸方向を基準として形成される方法としては、窒化物半導体基板1の異種基板21等を除去した面には、CL等による転位分布の観察によると転位分布がストライプ状に観測され、このストライプ状の転位分布に沿って第1の保護膜等を形成したり、又はオリエンテーションフラット面(オリフラ面)が窒化物半導体のM軸方向に垂直となるようにし、このオリフラ面を基準にし、第1の工程と第2の工程で用いられる保護膜や凹凸をM軸方向から0.1°～0.7°ずらしたストライプ形状として形成する。このように形成することにより、第1の保護膜と第2の保護膜、あるいは第1の保護膜と第2の凹凸、第1の凹凸と第2の保護膜、第1の凹凸と第2の凹凸等がそれぞれ窒化物半導体のM軸方向から0.1°～0.7°ずらした状態となる。

【0092】また、前記したように、第2の工程で用いられる異種基板21としては、異種基板となる材料の正面をオフアングルさせた基板、さらにステップ状にオフアングルさせた基板を用いたほうが好ましい(図8参照)。オフアングルさせた基板を用いると、表面に3次元成長が見られず、ステップ成長があらわれ表面が平坦になり易い。更にステップ状にオフアングルされているサファイア基板のステップに沿う方向(段差方向)が、サファイアのA面に対して垂直に形成されると、窒化物半導体のステップ面がレーザの共振器方向と一致し、レーザ光が表面粗さにより乱反射されることが少くなり好ましい。

【0093】更に好ましい異種基板としては、(0001)面[C面]を正面とするサファイア、(112-0)面[A面]を正面とするサファイア、又は(111)面を正面とするスピネルである。ここで異種基板が、(0001)面[C面]を正面とするサファイアであるとき、前記薄膜の窒化物半導体25等に形成される保護膜や凹凸のストライプ形状が、そのサファイアの(112-0)面[A面]に対して垂直な軸から左右いずれかに0.1°～0.7°ずらしてストライプ形状を有していること【窒化物半導体の例えば<1-100>[M軸方向]から図7に示すように垂直軸の左右のいずれかにθ=0.1°～0.7°ずらしてストライプを形成すること】が好ましく、また、オフアングルのオフ角θ(図8に示すθ)は好ましくは0.1°～0.5°、より好ましくは0.1°～0.2°である。

【0094】また(112-0)面[A面]を正面とするサファイアであるとき、前記保護膜や凹凸のストライプ形状はそのサファイアの(11-02)面[R面]に対して垂直な軸から上記A面の場合と同様にずらしてストライプ形状を有していることが好ましく、また(111)面を正面とするスピネルであるとき、前記凹凸のストライプ形状はそのスピネルの(110)面に対して上記サファイアの場合と同様にストライプ形状を有していることが好ましい。ここでは、保護膜や凹凸がストライプ形状の場合について記載したが、本発明においてサファイアのA面及びR面、スピネルの(110)面に窒化物半導体が横方向に成長し易いので、これらの面に第2の窒化物半導体層5等の端面が形成されるように保護膜や凹凸の形成を考慮することが好ましい。また、上記のように各面に対する垂直軸からわずかにずらしてストライプを形成すると表面モフォロジーの点で好ましい。

【0095】本発明において用いられる異種基板21について図を用いて更に詳細に説明する。図6はサファイアの結晶構造を示すユニットセル図である。まず、C面を正面とするサファイアを用い、凹凸はサファイアA面を基準にしてストライプ形状とする場合について説明する。例えば、図7は正面側のサファイア基板の平面図である。この図はサファイアC面を正面とし、オリエンテ

31

ーションフラット（オリフラ）面をA面としている。この図に示すように保護膜や凹凸のストライプをA面に対して垂直な軸の左右いずれかに $\theta = 0, 1^\circ \sim 0, 7^\circ$ ずらした方向で、互いに平行なストライプを形成する。図7に示すように、サファイアC面上に窒化物半導体を選択成長させた場合、窒化物半導体は面内ではA面に対して平行な方向で成長しやすく、垂直な方向では成長しにくい傾向にある。従ってA面に対して上記のようにややずらした方向でストライプを設けると、ストライプとストライプの間の窒化物半導体がつながって成長しやすくなり、ELOG成長が容易に可能となると考えられるが詳細は定かではない。更に表面モフォロジーが良好となる。

【0096】次に、A面を正面とするサファイア基板を用いた場合、上記C面を正面とする場合と同様に、例えばオリフラ面をR面とすると、前記A面の場合と同様にR面に対して垂直な軸からわずかにずらした方向に、互いに平行なストライプを形成することにより、ストライプ幅方向に対して窒化物半導体が成長しやすい傾向にあるため、転位の少ない窒化物半導体層を成長させることができ、さらに良好な表面モフォロジーを得ることができる。

【0097】また次に、スピネル ($MgAl_2O_4$) に対しても、窒化物半導体の成長は異方性があり、窒化物半導体の成長面を(111)面とし、オリフラ面を(110)面とすると、窒化物半導体は(110)面に対して平行方向に成長しやすい傾向がある。従って、(110)面に対してほぼ垂直方向、好ましくは上記サファイアの場合と同様にわずかにずらした方向にストライプを形成すると窒化物半導体層と隣接する窒化物半導体同士が保護膜の上部でつながって、転位の少ない結晶を成長できる。なおスピネルは四方晶であるため特に図示していない。

【0098】次に、本発明の第1の工程で用いる窒化物半導体基板1を成長させる方法において、図3に示すように、第3の工程では、上記第2の工程のELOG成長により形成された第3の窒化物半導体22上に、成長速度を $500\mu m/\text{時間}$ 以下 $10\mu m/\text{時間}$ 以上で、第4の窒化物半導体23を成長させる。第3の工程で、第4の窒化物半導体23を成長させる成長速度は、上記のように $500\mu m/\text{時間}$ 以下 $10\mu m/\text{時間}$ 以上、好ましくは $100\mu m/\text{時間}$ 以下 $50\mu m/\text{時間}$ 以上である。第4の窒化物半導体23を成長させる速度が、上記範囲であると、第4の窒化物半導体23を上記の膜厚に成長させる際に、異常成長が防止でき、更に第4の窒化物半導体23の成長面がきれいとなり好ましい。例えば成長速度が上記範囲となる具体的な方法としては、例えばH VPE等が挙げられる。

【0099】第3の工程で成長される第4の窒化物半導体23としては、特に限定されないが、GaNからなる

32

窒化物半導体が結晶性の点などから好ましい。また、第4の窒化物半導体23は、アンドープでも不純物をドーピングてもよいが、アンドープであると結晶性の点で好ましい。

【0100】第4の窒化物半導体23の膜厚は、前記第3の窒化物半導体22の膜厚より厚く成長される。第4の窒化物半導体23の膜厚としては、特に限定されないが、後述の第4の工程で少なくとも異種基板21を除去された後、第1の工程を行う際やデバイス構造を形成する際等の物理的強度に耐えられ、欠けや割れ等の生じにくい膜厚以上で、装置の大きさや操作がしやすい範囲の膜厚が望ましい。例えば、第4の窒化物半導体23の具体的な膜厚としては、好ましくは $50\mu m \sim 1000\mu m$ 、より好ましくは $80\mu m \sim 500\mu m$ である。このような範囲の膜厚であると、第4の窒化物半導体23を窒化物半導体基板1とした場合に、操作性よく、また欠けや割れ等の発生が防止でき好ましい。

【0101】次に、図4に示すように、第4の工程では、第3の工程で第4の窒化物半導体23を成長後に、少なくとも異種基板21を除去して、少なくとも第4の窒化物半導体23を有する第1の工程で用いられる窒化物半導体基板1とする。第4の工程で除去される部分としては、少なくとも異種基板21が除去されればよく、図2のバッファ層、薄膜の窒化物半導体25、又は第2の保護膜13等を有していても、劈開により共振面を形成できる。好ましくは異種基板21～第3の窒化物半導体22までが除去されていると、第4の窒化物半導体23の反りの軽減の点で好ましく、更に保護膜上の空隙の発生の可能性のある第3の窒化物半導体22を除去すると劈開性がより良好となる。また、第4の工程で除去される部分は、製造工程での操作性のし易さや、反り等を考慮して、第4の窒化物半導体の一部までを除去してもよい。第4の窒化物半導体23から異種基板21等を除去する方法としては、例えば研磨等の方法が挙げられる。また、第4の窒化物半導体23を第1の工程での窒化物半導体基板1とする場合、第4の窒化物半導体23の異種基板21等を除去した面とは反対の面上に第1の工程のELOG成長を行う。

【0102】次に、第5の工程を有する場合について説明する。図5に示すように、上記第4の工程後に、第5の工程において、第4の窒化物半導体23の異種基板21等を除去した面とは反対の面上に、成長速度を $500\mu m/\text{時間}$ 以下 $10\mu m/\text{時間}$ 以上で、第5の窒化物半導体を成長させる。第5の工程を有する場合は、第1の工程での窒化物半導体基板1は、少なくとも第4の窒化物半導体と第5の窒化物半導体とからなり、好ましくは第4及び第5の窒化物半導体のみからなる。

【0103】また、第5の工程を有する場合、第5の窒化物半導体24を成長後に第4の窒化物半導体を除去し、第1の工程で用いられる窒化物半導体基板1とし

33

て、第5の窒化物半導体24のみからなるものを用いてもよい。第5の工程後に、第4の窒化物半導体23を除去して、第5の窒化物半導体24のみにすると、第4と第5の窒化物半導体との境界部分が除去されるので、境界部分に生じると思われる酸化膜を除去でき素子特性（寿命特性等）の向上の点で好ましい。第5の窒化物半導体のみを第1の工程で用いる窒化物半導体基板1とする場合、第5の窒化物半導体の膜厚は、特に限定されないが、例えば80～500μmの膜厚を有することが物理的強度の点で好ましい。

【0104】第5の窒化物半導体24としては、特に限定されないが、上記第4の窒化物半導体23と同様の窒化物半導体を挙げることができる。第5の窒化物半導体の成長速度は、上記のように500μm／時間以下10μm／時間以上であり、好ましくは上記第4の窒化物半導体23を成長させる場合と同様である。このように異種基板21を除去した後で、第4の窒化物半導体23の成長面に第5の窒化物半導体24を成長させると、第4の窒化物半導体23の反りが軽減され、第1の工程やデバイス工程等を良好に行える。また、第5の窒化物半導体24を成長させるとより結晶性が向上し、第5の窒化物半導体24上に上記第1の工程を行うと、第2の窒化物半導体5の転位の低減及び結晶性の向上の点で好ましい。

【0105】第5の窒化物半導体24の膜厚は、特に限定されず、第5の窒化物半導体24の膜厚が厚いほど反りが軽減され結晶性の向上の点で好ましいが、あまり厚膜にすると操作性等が低下する場合や装置の大きさに限りがあるので、第4の窒化物半導体23と第5の窒化物半導体24の膜厚の合計が1000μm以下、好ましくは800μm以下、好ましくは400μm以下となることが好ましく、少なくとも第4及び第5の窒化物半導体の膜厚が共に80μm以上であることが好ましい。膜厚がこの範囲であると物理的強度及び操作性等の点で好ましい。この場合、第4の窒化物半導体23の膜厚は、上記の膜厚の範囲で且つ第4と第5の窒化物半導体の膜厚の合計が1000μm以下となるように調整される。

【0106】次に、本発明の成長方法における代1の工程で用いられる窒化物半導体基板1が窒化物半導体と異なる材料よりなる異種基板を有してなる場合について説明する。異種基板を有する窒化物半導体基板1としては、異種基板上に成長された窒化物半導体であって、異種基板を除去していない状態のものである。異種基板上に窒化物半導体を成長させる方法は、特に限定されないが、好ましくは図3に示させるような前記の窒化物半導体のみからなる窒化物半導体基板1を成長させための第2の工程と第3の工程から形成される方法が挙げられる。異種基板を有する窒化物半導体基板1として、前記第2の工程及び第3の工程から得られる図3に示されるような窒化物半導体基板1を用いると、転位の良好に低

34

減された第2の窒化物半導体層5を得る点で好ましい。更に、異種基板を有していると、物理的強度が強くなり、第2の窒化物半導体層5を成長させるための工程の際や、素子構造を形成する工程の際等で、欠けや割れが防止され、ハンドリング性が向上される。但し、異種基板を有しているとやや反りが大きくなり、フォトリソにてストライプ状の保護膜や凹凸を形成する際、走査型の露光装置を用いたり、反りによる基板の熱ムラが生じないように調整して加熱したりするところが好ましい。

- 10 【0107】次に、上記本発明の窒化物半導体の成長方法により得られる本発明の基板上に、デバイス構造を形成してなる窒化物半導体素子について説明する。本発明の窒化物半導体素子は、上記本発明の方法により得られる窒化物半導体の基板上（窒化物半導体基板1上に成長された第2の窒化物半導体5上）に、少なくともn型窒化物半導体、InGaNを含んでなる活性層、及びp型窒化物半導体を有するデバイス構造が形成されてなる素子が挙げられる。上記素子を構成するn型窒化物半導体などは、特に限定されず、従来公知のデバイス構造を適宜用いることができる。デバイス構造の一実施の形態としては、後述の実施例に示されるものが挙げられる。しかし、本発明はこれに限定されない。また、電極や素子の形状なども特に限定されず、公知の種々のものを用いることができる。つまり、前記本発明の窒化物半導体の成長方法により得られる基板が転位の低減された良好な基板であるので、デバイス構造の種類により差があるものの、寿命特性を良好にすることができるものである。また、基板は窒化物半導体からなるので窒化物半導体のM軸方向に垂直な面で良好に劈開できる。
- 20 【0108】また本発明において、好ましい窒化物半導体素子としては、例えばレーザ素子において、発光領域がリッジ形状のストライプであるものが寿命特性などの素子特性の点から挙げられる。より好ましい素子としては、リッジ形状のストライプが、上記第1の工程で形成されるストライプ形状の第1の保護膜11及び第1の凹凸13のストライプ方向に平行に形成され、さらに好ましくはストライプ形状の第1の保護膜11の保護膜上部及び第1の凹凸13の凹部上部に形成されることが寿命特性を向上させる点で好ましい。第1の工程のELOG
- 40 成長の種類によって、第2の窒化物半導体5表面の平均の転位密度に差はあるが、第1の保護膜11上部及び第1の凹凸13の凹部上部には転位がほとんど見られなくなることから、この部分に発光領域、例えば上記のようなリッジ形状のストライプを形成すると、レーザ素子などを作動中に転位の伝播を防止でき素子劣化を抑制し寿命特性の向上が可能となる。

【0109】

【実施例】以下に本発明の一実施の形態である実施例を示し、更に本発明を詳細に説明する。しかし本発明はこれに限定されない。

【0110】まず第1の工程で用いられる窒化物半導体のみからなる窒化物半導体基板1と、異種基板を有する窒化物半導体基板1を作製する。

[窒化物半導体基板1の作製方法1：窒化物半導体のみ] 図1(a)に示される窒化物半導体基板1から第2の窒化物半導体層5までからなる窒化物半導体の基板を製造させる工程を示す。(第2の工程から第4の工程は図2～図4を参照)

(第2の工程) 異種基板21として、図8に示すようにステップ状にオフアングルされたC面を正面とし、オフアングル角 $\theta=0.15^\circ$ 、ステップ段差およそ20オングストローム、テラス幅Wおよそ800オングストロームであり、オリフラ面をA面とするサファイア基板21を用いる。

(バッファ層) このサファイア基板21をMOCVDの反応容器内にセットし、温度を510℃にして、キャリアガスに水素、原料ガスにアンモニアとTMG(トリメチルガリウム)とを用い、サファイア基板21上にGaNよりなるバッファ層を200オングストロームの膜厚で成長させる。

【0111】(薄膜の窒化物半導体層25) バッファ層成長後、TMGのみ止めて、温度を1050℃まで上昇させ、1050℃になったら、原料ガスにTMG、アンモニアを用い、アンドープGaNよりなる薄膜の窒化物半導体層25を5μmの膜厚で成長させる。

(第2の保護膜12) バッファ層と薄膜の窒化物半導体25とを積層したウェーハの、その薄膜の窒化物半導体25の上にストライプ状のフォトマスクを形成し、CVD装置によりストライプ幅18μm、窓部2μmのSiO₂よりなる第2の保護膜12を0.5μmの膜厚で形成する。なお、第2の保護膜12のストライプ方向はサファイアA面に対して、図7に示されるようにA面に垂直な軸の右側に0.35°ずらした方向とする。このように形成すると、ストライプ方向が、窒化物半導体のM軸方向に対して0.35°ずらした方向となる。

【0112】(第3の窒化物半導体層22) 第2の保護膜12を形成後、ウェーハをMOCVDの反応容器に移し、1050℃にて、原料ガスにTMG、アンモニアを用い、アンドープのGaNよりなる第3の窒化物半導体層22をMOCVD装置により15μmの膜厚で成長させる。但し、第3の窒化物半導体層22の成長速度は、3μm/時間とした。

【0113】得られた第3の窒化物半導体層22の表面をCL(カソードルミネッセンス)により観察すると、第2の保護膜12上部はほとんど結晶欠陥が見られず、窓部上部は 8×10^5 個/cm²程度観測された。転位密度は、観測される部分によりやや差が生じる場合がある。

【0114】(第3の工程) 次に、第3の窒化物半導体層22上に、アンドープのGaNからなる第4の窒化物

半導体層23をHYPE装置により200μmの膜厚で成長させる。但し、第4の窒化物半導体層23の成長速度は、50μm/時間とした。

【0115】(第4の工程) 次に、第4の窒化物半導体層23を成長後に、サファイア基板21から第3の窒化物半導体層22までを研磨により除去して第4の窒化物半導体層23のみの窒化物半導体基板1が得られる。得られた第4の窒化物半導体層23のサファイア基板などを除去した面には、ストライプ状に転位のほとんどない部分とやや転位の多い部分とが存在している。一方、第4の窒化物半導体層23の成長面は、平均的に転位密度が 1×10^7 個/cm²程度存在している。得られた第4の窒化物半導体層23を窒化物半導体基板1-1とする。

【0116】[窒化物半導体基板1の作製方法2：窒化物半導体のみ] 窒化物半導体基板1の作製方法1において、第3の工程で成長される第4の窒化物半導体層23の膜厚を150μmとし、更に第4の工程後に下記第5の工程を追加する他は同様にしてデバイス構造を形成するための基板を製造する。

(第5の工程) サファイア基板等を除去された第4の窒化物半導体層23の成長面上に、アンドープのGaNからなる第5の窒化物半導体層24を、HYPE装置により、200μmの膜厚で成長させる(図5)。成長速度は、50μm/時間である。得られた第4窒化物半導体層23及び第5の窒化物半導体層24からなる窒化物半導体を、窒化物半導体基板1-2とする。

【0117】[窒化物半導体基板1の作製方法3：窒化物半導体のみ] 以下に図1(b)に示される窒化物半導体基板1から第2の窒化物半導体層5までからなる窒化物半導体の基板を製造させる工程を示す。

【0118】窒化物半導体基板1の作製方法2において、薄膜の窒化物半導体層25の膜厚を2μmとし、図2(b)に示す第2の保護膜を下記のように形成し、更に下記に示す内容の他は同様にして作製する。

【0119】(第2の保護膜12) 薄膜の窒化物半導体層25を成長後、ストライプ状のフォトマスクを形成し、スパッタ装置によりストライプ幅15μm、ストライプ間隔(凹部の開口部)3μmのSiO₂よりなる第2の保護膜12を0.5μmの膜厚で形成し、続いて、RIE装置により薄膜の窒化物半導体層25の途中までエッチングして凹凸を形成することにより薄膜の窒化物半導体層25の凹部側面を露出させる。なお、ストライプ方向は、図7に示すように、オリフラ面に対して垂直な軸の右側に0.35°ずらした方向で形成する。

【0120】薄膜の窒化物半導体層25に、凹凸を形成した後、凹凸を形成した薄膜の窒化物半導体層25の表面にスパッタ装置により保護膜材料を形成し、CF₄とO₂ガスにより、凹凸を形成したことにより形成された第3の窒化物半導体層22の凹部側面の保護膜をエッチ

ングにより除去して凹部側面を露出させ、凸部上部及び凹部底部に第2の保護膜12を形成する。

【0121】また、第3の窒化物半導体層22の成長速度は、 $2\mu\text{m}/\text{時間}$ として行い、第4の窒化物半導体層23を $100\mu\text{m}$ の膜厚で成長させ、第5の窒化物半導体層24を $250\mu\text{m}$ の膜厚で成長させる。

【0122】得られた第4の窒化物半導体層23と第5の窒化物半導体層24からなる窒化物半導体基板【図2(b)】の表面には、わずかな転位がほぼ均一に見られる。得られた第4の窒化物半導体層23と第5の窒化物半導体層24とからなる窒化物半導体を、窒化物半導体基板1-3とする。

【0123】【窒化物半導体基板1の作製方法4：窒化物半導体のみ】以下に図1(c)の基板を製造する方法について記載する。

【0124】窒化物半導体基板1の作製方法3において、図2(c)に示す第2の保護膜を下記のように形成し、更に下記に示す内容の他は同様にして作製する。

【0125】(第2の保護膜12)薄膜の窒化物半導体層25を成長後、ストライプ状のフォトマスクを形成し、スパッタ装置によりストライプ幅 $15\mu\text{m}$ 、ストライプ間隔(凹部の開口部) $2\mu\text{m}$ のSiO₂よりなる第2の保護膜11を $0.5\mu\text{m}$ の膜厚で形成し、続いて、RIE装置によりサファイア基板1が露出するまで薄膜の窒化物半導体層25をエッチングして凹凸を形成することにより薄膜の窒化物半導体層25の凹部側面を露出させることにより凸部上部のみに第2の保護膜12を形成する。凹部側面の幅dはほぼ $2\mu\text{m}$ である。なお、ストライプ方向は、図7に示すように、オリフラ面に対して垂直な軸から右側に 0.35° ずれた方向である。

【0126】また、第4の窒化物半導体層23を $150\mu\text{m}$ の膜厚に成長させ、第5の窒化物半導体層24を、 $200\mu\text{m}$ の膜厚に成長させる。以上の工程を経ることにより、第4の窒化物半導体層23と第5の窒化物半導体層24からなる窒化物半導体基板1【図2(c)】を得ることができる。得られた窒化物半導体基板1の表面には $1\times 10^7\text{個}/\text{cm}^2$ 程度の転位が見られる。得られた第4の窒化物半導体層23及び第5の窒化物半導体層24からなる窒化物半導体を、窒化物半導体基板1-4とする。

【0127】【窒化物半導体基板1の作製方法5：窒化物半導体のみ】以下に、図1(d)に示される基板を製造する方法についての一実施の形態である。

【0128】窒化物半導体基板1の作製方法3において、図2(d)に示す第2の凹凸を下記のように形成する他は同様にして作製する。

【0129】(第2の凹凸14)薄膜の窒化物半導体層25を成長後、ストライプ状のフォトマスクを形成し、スパッタ装置によりストライプ幅(凸部の上部になる部) $5\mu\text{m}$ 、ストライプ間隔(凹部底部となる部分)1

10

20

30

40

50

$5\mu\text{m}$ にバーニングされたSiO₂膜を形成し、続いて、RIE装置によりSiO₂膜の形成されていない部分の薄膜の窒化物半導体層25を異種基板21が露出するまでエッチングして凹凸を形成することにより、凹部側面に薄膜の窒化物半導体層25を露出させる。凹凸を形成した後、凸部上部のSiO₂を除去することにより第2の凹凸14を形成する。なお、第2の凹凸14のストライプ方向は、図7に示すように、オリフラ面に対して垂直な軸から右側に 0.35° ずれた方向で形成する。

【0130】上記の工程を経ることにより、第4の窒化物半導体層23と第5の窒化物半導体層24からなる窒化物半導体基板が得られる。得られた第5の窒化物半導体層24表面には、 $5\times 10^6\text{個}/\text{cm}^2$ 程度の転位が見られた。また、第4の窒化物半導体層23の除去面には転位の分布が、凹部開口部から成長した部分にはほとんど転位が見られないが、凸部上部から成長した部分には $1\times 10^7\text{個}/\text{cm}^2$ 程度の転位が第2の凹凸13のストライプ方向に平行に分布している。得られた第4及び第5の窒化物半導体層からなる窒化物半導体を、窒化物半導体基板1-5とする。

【0131】【窒化物半導体基板1の作製方法6：窒化物半導体のみ】窒化物半導体基板1の作製方法5において、第5の工程で第5の窒化物半導体層24を $300\mu\text{m}$ の膜厚で成長させ、その後第4の窒化物半導体層23を研磨して除去し、ほぼ $250\mu\text{m}$ の膜厚の第5の窒化物半導体層24を第1の工程で用いられる窒化物半導体基板1とする他は同様にする。得られた第5の窒化物半導体層24は、窒化物半導体基板1の作製方法5と同様に、転位が低減され、特に凹部上部の表面には、転位がほとんど見られない。得られた基板を窒化物半導体基板1-6とする。

【0132】【窒化物半導体基板1の作製方法7：窒化物半導体のみ】窒化物半導体基板1の作製方法1において、第3の窒化物半導体層22を成長させる際に、SiとMgの不純物を $5\times 10^{17}/\text{cm}^3$ ドープする他は同様にして第4の窒化物半導体層23からなる窒化物半導体基板1-7を作製する。

【0133】【窒化物半導体基板1の作製方法8：窒化物半導体のみ】窒化物半導体基板1の作製方法1において、第3の工程で第4の窒化物半導体層23を成長させる際に、Siを $1\times 10^{18}/\text{cm}^3$ ドープする他は同様にして第4の窒化物半導体層23からなる窒化物半導体基板1-8を作製する。

【0134】【窒化物半導体基板1の作製方法9：異種基板を有する】窒化物半導体基板1の作製方法1において、異種基板21を除去する第4の工程を行わずに、異種基板21を有する第4の窒化物半導体層23を窒化物半導体基板とする他は同様である。得られた異種基板21を有する第4の窒化物半導体層23を窒化物半導体基板1-9とする。

【0135】以下に、上記で得られた窒化物半導体基板1-1～1-8を用いて、本発明の第1の工程を以下のように行い、素子構造を形成するための基板となる本発明の窒化物半導体の基板を作製する。

【0136】[実施例1] 以下に上記の窒化物半導体基板1の作製方法1で得られた第4の窒化物半導体層23からなる窒化物半導体基板1-1を用いて第1の工程により本発明の窒化物半導体の基板を作成させる。

(第1の工程) 上記の窒化物半導体基板1の作製方法1で得られた第4の窒化物半導体層23からなる窒化物半導体基板1-1上に、温度を1000°Cとし、AlNからなる緩和層3を1000オングストロームの膜厚で成長させる。次に形成されたAlNの緩和層3上に、GaNからなる第1の窒化物半導体層4を2μmの膜厚で成長させる。次に、第4の窒化物半導体層23の異種基板を除去した除去面のストライプ状の転位分布と平行となるような窒化物半導体のM軸方向に対して0.35°ずらした方向となるように、つまり第2の保護膜12と第1の保護膜11が平行となるように、第1の保護膜11を第1の窒化物半導体層4の成長面に、上記第2の工程で形成した第2の保護膜12と同様に形成する。第1の保護膜11を形成後、アンドープのGaNからなる第2の*

* 窒化物半導体層5をMOCVD装置で15μmの膜厚で成長させる。第2の窒化物半導体層5の表面の転位密度は、窓部上部の表面にはわずかな転位が見られるが、第1の保護膜11上部の第2の窒化物半導体層5の表面にはほとんど転位が見られない。さらに表面状態は、良好であり、極端な表面モフォロジーが緩和されている。さらに第2の窒化物半導体層5の横方向の成長が促進される。

【0137】(実施例2～実施例8) 実施例1において、緩和層3の組成、成長温度及び膜厚、さらに第1の保護膜11のM軸方向に対するストライプ方向(図7に示すようにM軸方向に対する垂直軸からの右へのズレをプラスとし、左へのズレをマイナスとする)を、下記表1に示すように変更する他は同様にして第1の工程を行う。また、特に断りがない場合は、第1の保護膜11と第2の保護膜12とが、3種ある内の同一のM軸を基準として形成されている。実施例8は、第1の保護膜11が第2の保護膜12と平行でないようなそれぞれ異なるM軸を基準として形成されている。

【0138】

【表1】

実施例No. 緩和層3 ; 成長温度(℃) ; 膜厚(オングストローム) ; ストライプ方向

実施例1	AlN	1000	1000	+0.35
実施例2	Al _{0.1} Ga _{0.9} N	1000	1000	+0.35
実施例3	AlN	550	1000	+0.35
実施例4	Al _{0.1} Ga _{0.9} N	1000	1000	+0.35
実施例5	AlN	1000	1000	+90
実施例6	AlN	1000	1000	±0
実施例7	Al _{0.5} Ga _{0.5} N	1000	1000	+0.35
実施例8	Al _{0.5} Ga _{0.5} N	1000	1000	+0.35*

(* 第2の保護膜12と平行でない)

【0139】以下に、実施例2～実施例8の第2の窒化物半導体層5の表面状態等の評価を下記表2に示す。 ※ 【表2】

実施例No. 面状態 表面モフォロジー 結晶性 横方向の成長

実施例1	良好	良好に緩和	良好	促進
実施例2	良好	実施例1よりやや劣るが 良好	良好	促進
実施例3	良好	緩和されるが転位密度が 実施例1よりやや多い	良好	促進
実施例4	実施例2より表面状態がやや劣り更に 表面モフォロジーがきつく緩和がやや 不十分であるが良好	良好	促進	
実施例5	実施例1より面状態かなり悪く表面モ 表面モ	不十分	促進が不十分	

41

42

	フォロジーも不十分であるが、緩和層 有していない場合より良好		
実施例6	良好 異常成長の発生が見られるが 実施例1とほぼ同様に良好	良好	実施例1よりやや 劣るが促進
実施例7	良好 実施例1よりやや劣るが 良好	良好	促進
実施例8	良好 実施例1よりやや劣るが 良好		実施例7より劣るがほぼ良好

【0141】[実施例9] 実施例1において、第1の工程で用いる窒化物半導体基板1として窒化物半導体基板1-2～1-8に変える他は同様にして第2の窒化物半導体層5を成長させる。但し、窒化物半導体基板の作製方法で第2の保護膜12を形成してなる場合は、第1の保護膜11を第2の保護膜12の形成方法と同様に形成し、窒化物半導体基板の作製方法で第2の凹凸14を形成してなる場合は、第1の凹凸を第2の凹凸の形成方法と同様に形成する。得られる各第2の窒化物半導体層5は、実施例1と同様に良好である。但し、窒化物半導体基板の成長方法の相違によりやや転位密度に差が生じている場合がある。

【0142】[実施例10] 実施例1において、緩和層3を、550°CでGaNからなる低温成長緩和層3aを200オングストロームの膜厚で成長させ、この緩和層3a上に1000°CでAlNからなる高温成長緩和層3bを1000オングストロームの膜厚で成長させる他は同様にして第2の窒化物半導体層5を成長させる。得られた第2の窒化物半導体層5は、実施例1と同様に良好である。

【0143】[実施例11] 実施例1において、緩和層3及び第1の窒化物半導体層4に変えて、1000°CでAl_{0.1}Ga_{0.9}Nを2μm成長させる他は同様にして第2の窒化物半導体層5を成長させる。得られる第2の窒化物半導体層5は、実施例1とほぼ同様に良好である。

【0144】[実施例12] 実施例3において、緩和層3を、温度550°CでAlNからなる膜厚200オングストロームとする他は同様にして第2の窒化物半導体層5を成長させる。得られる第2の窒化物半導体層5は、実施例3とほぼ同様の結果が得られるが、実施例3より転位密度が減少する。

【0145】[実施例13] 実施例1において、第1の工程で用いられる窒化物半導体基板を、窒化物半導体基板1の作製方法9で得られる異種基板21を有する窒化物半導体基板1-9を用いる他は同様にして第2の窒化物半導体層5を成長させる。但し、異種基板21を有しているため、実施例1よりやや反りが大きくなるので、第1の保護膜の形成時、及び基板の加熱の際等に、反りによる不都合の生じないように調整しながら行う。得られた第2の窒化物半導体層5は、実施例1とほぼ同様の結果が得られる。更に、異種基板を有しているため、欠*50

10*けや割れが実施例1より防止され、ハンドリング性の点では良好である。

【0146】以下に、上記本発明の窒化物半導体の成長方法により得られた本発明の基板を用いてなる、本発明の窒化物半導体素子の一実施の形態である窒化物半導体素子の実施例を示す。しかし本発明はこれに限定されない。

【0147】[実施例14] 実施例1により得られた窒化物半導体基板1-1から第2の窒化物半導体層5までからなる基板上に、以下のデバイス構造を順に成長させる。

20 【0148】(アンドープn型コンタクト層) [図9には図示されていない]

窒化物半導体の基板上に、1050°Cで原料ガスにTMA (トリメチルアルミニウム)、TMG、アンモニアガスを用いアンドープのAl_{0.05}Ga_{0.95}Nよりなるn型コンタクト層を1μmの膜厚で成長させる。

(n型コンタクト層72) 次に、同様の温度で、原料ガスにTMA、TMG及びアンモニアガスを用い、不純物ガスにシランガス(SiH₄)を用い、Siを3×10¹⁸/cm³ドープしたAl_{0.05}Ga_{0.95}Nよりなるn型コンタクト層72を3μmの膜厚で成長させる。

【0149】(クラック防止層73) 次に、温度を800°Cにして、原料ガスにTMG、TMI (トリメチルインジウム)及びアンモニアを用い、不純物ガスにシランガスを用い、Siを5×10¹⁸/cm³ドープしたIn_{0.08}Ga_{0.92}Nよりなるクラック防止層73を0.15μmの膜厚で成長させる。

【0150】(n型クラッド層74) 次に、温度を1050°Cにして、原料ガスにTMA、TMG及びアンモニ

40 アを用い、アンドープのAl_{0.14}Ga_{0.86}NよりなるA層を25オングストロームの膜厚で成長させ、続いて、TMAを止め、不純物ガスとしてシランガスを用い、Siを5×10¹⁸/cm³ドープしたGaNよりなるB層を25オングストロームの膜厚で成長させる。そして、この操作をそれぞれ160回繰り返してA層とB層の積層し、総膜厚8000オングストロームの多層膜(超格子構造)よりなるn型クラッド層74を成長させる。

【0151】(n型ガイド層75) 次に、同様の温度で、原料ガスにTMG及びアンモニアを用い、アンドープのGaNよりなるn型ガイド層75を0.075μm

の膜厚で成長させる。

【0152】(活性層76) 次に、温度を800°Cにして、原料ガスにTMI、TMG及びアンモニアを用い、不純物ガスとしてシランガスを用い、Siを $5 \times 10^{18} / \text{cm}^3$ ドープしたIn_{0.01}Ga_{0.99}Nよりなる障壁層を100オングストロームの膜厚で成長させる。続いて、シランガスを止め、アンドープのIn_{0.11}Ga_{0.89}Nよりなる井戸層を50オングストロームの膜厚で成長させる。この操作を3回繰り返し、最後に障壁層を積層した総膜厚550オングストロームの多重量子井戸構造(MQW)の活性層76を成長させる。

【0153】(p型電子閉じ込め層77) 次に、同様の温度で、原料ガスにTMA、TMG及びアンモニアを用い、不純物ガスとしてCp₂Mg(シクロペンタジエニルマグネシウム)を用い、Mgを $1 \times 10^{19} / \text{cm}^3$ ドープしたAl_{0.4}Ga_{0.6}Nよりなるp型電子閉じ込め層77を100オングストロームの膜厚で成長させる。

【0154】(p型ガイド層78) 次に、温度を1050°Cにして、原料ガスにTMG及びアンモニアを用い、アンドープのGaNよりなるp型ガイド層78を0.075μmの膜厚で成長させる。このp型ガイド層78は、アンドープとして成長させるが、p型電子閉じ込め層77からのMgの拡散により、Mg濃度が $5 \times 10^{16} / \text{cm}^3$ となりp型を示す。

【0155】(p型クラッド層79) 次に、同様の温度で、原料ガスにTMA、TMG及びアンモニアを用い、アンドープのAl_{0.1}Ga_{0.9}NよりなるA層を25オングストロームの膜厚で成長させ、続いて、TMAを止め、不純物ガスとしてCp₂Mgを用い、Mgを $5 \times 10^{18} / \text{cm}^3$ ドープしたGaNよりなるB層を25オングストロームの膜厚で成長させる。そして、この操作をそれぞれ100回繰り返してA層とB層の積層し、総膜厚5000オングストロームの多層膜(超格子構造)よりなるp型クラッド層79を成長させる。

【0156】(p型コンタクト層80) 次に、同様の温度で、原料ガスにTMG及びアンモニアを用い、不純物ガスとしてCp₂Mgを用い、Mgを $1 \times 10^{20} / \text{cm}^3$ ドープしたGaNよりなるp型コンタクト層80を150オングストロームの膜厚で成長させる。

【0157】反応終了後、反応容器内において、ウエハを窒素雰囲気中、700°Cでアニーリングを行い、p型層を更に低抵抗化する。アニーリング後、ウエハを反応容器から取り出し、最上層のp側コンタクト層の表面にSiO₂よりなる保護膜を形成して、RIE(反応性イオンエッティング)を用いSiCl₄ガスによりエッティングし、図10に示すように、n電極を形成すべきn側コンタクト層2の表面を露出させる。次に図10(a)に示すように、最上層のp側コンタクト層80のほぼ全面に、PVDF装置により、Si酸化物(主として、SiO₂)よりなる第1の保護膜61を0.5μmの膜厚で形

成した後、第1の保護膜61の上に所定の形状のマスクをかけ、フォトレジストよりなる第3の保護膜63を、ストライプ幅1.8μm、厚さ1μmで形成する。次に、図10(b)に示すように第3の保護膜63形成後、RIE(反応性イオンエッティング)装置により、CF₄ガスを用い、第3の保護膜63をマスクとして、前記第1の保護膜をエッティングして、ストライプ状とする。その後エッティング液で処理してフォトレジストのみを除去することにより、図10(c)に示すようにp側コンタクト層80の上にストライプ幅1.8μmの第1の保護膜61が形成できる。

【0158】さらに、図10(d)に示すように、ストライプ状の第1の保護膜61形成後、再度RIEによりSiCl₄ガスを用いて、p側コンタクト層10、およびp側クラッド層89をエッティングして、ストライプ幅1.8μmのリッジ形状のストライプを形成する。但し、リッジ形状のストライプは、図9に示すように、ELLOG成長を行う際に形成した第1の保護膜11の上部で且つ第1の保護膜11の中心部分を避けるように形成される。リッジストライプ形成後、ウェーハをPVDF装置に移送し、図10(e)に示すように、Zr酸化物(主としてZrO₂)よりなる第2の保護膜62を、第1の保護膜61の上と、エッティングにより露出されたp側クラッド層79の上に0.5μmの膜厚で連続して形成する。このようにZr酸化物を形成すると、p-n面の絶縁をとるためと、横モードの安定を図ることができ好ましい。次に、ウェーハをフッ酸に浸漬し、図10(f)に示すように、第1の保護膜61をリフトオフ法により除去する。

【0159】次に図10(g)に示すように、p側コンタクト層80の上の第1の保護膜61が除去されて露出したそのp側コンタクト層の表面にNi/Auよりなるp電極20を形成する。但しp電極20は100μmのストライプ幅として、この図に示すように、第2の保護膜62の上に渡って形成する。第2の保護膜62形成後、図9に示されるように露出させたn側コンタクト層72の表面にはTi/A1よりなるn電極21をストライプと平行な方向で形成する。

【0160】以上のようにして、n電極とp電極とを形成したウェーハを、ストライプ状の電極に垂直な方向で、基板側からバー状に劈開し、劈開面(11-00面、六角柱状の結晶の側面に相当する面=M面)に共振器を作製する。共振器面にSiO₂とTiO₂よりなる誘電体多層膜を形成し、最後にp電極に平行な方向で、バーを切断して図9に示すようなレーザ素子とする。得られたレーザ素子をヒートシンクに設置し、それぞれの電極をワイヤーボンディングして、室温でレーザ発振を試みた。その結果、50°Cにおいて、出力5mWで、発振波長400nmの連続発振が確認され、1000時間以上の寿命を示す。更に、デバイス構造の形成時や共振面

45

を劈開により形成する際等に欠けや割れが防止され、良好な共振面が得られ、さらに同一の本発明の窒化物半導体基板から得られる素子の素子特性のバラツキが少なくなり、歩留まりが向上する。

【0161】[実施例15] 実施例7で窒化物半導体の基板として実施例9で得られる窒化物半導体基板1の作製方法8で得られる第4の窒化物半導体層23にSiがドープされてなる窒化物半導体基板1-8を用いて成長された第2の窒化物半導体層5を用い、図11に示される素子を作製する。図11は本発明の成長方法により得られた窒化物半導体の基板を用いてなる一実施の形態のレーザ素子の構造を示す模式断面図である。

【0162】第2の窒化物半導体層5上に下記の素子構造を成長させる。

【0163】(n側クラッド層43) 次に、Siを $1 \times 10^{19}/\text{cm}^3$ ドープしたn型Al_{0.2}Ga_{0.8}Nよりなる第1の層、20オングストロームと、アンドーパー(undo pe)のGaNよりなる第2の層、20オングストロームとを交互に100層積層してなる総膜厚0.4μmの超格子構造とする。

【0164】(n側光ガイド層44) 続いて、Siを $1 \times 10^{17}/\text{cm}^3$ ドープしたn型GaNよりなるn型光ガイド層44を0.1μmの膜厚で成長させる。

【0165】(活性層45) 次に、Siを $1 \times 10^{17}/\text{cm}^3$ ドープのIn_{0.2}Ga_{0.8}Nよりなる井戸層、25オングストロームと、Siを $1 \times 10^{17}/\text{cm}^3$ ドープのIn_{0.01}Ga_{0.95}Nよりなる障壁層、50オングストロームを交互に積層してなる総膜厚175オングストロームの多重量子井戸構造(MQW)の活性層45を成長させる。

【0166】(p側キャップ層46) 次に、バンドギャップエネルギーがp側光ガイド層47よりも大きく、かつ活性層45よりも大きい、Mgを $1 \times 10^{20}/\text{cm}^3$ ドープしたp型Al_{0.3}Ga_{0.9}Nよりなるp側キャップ層46を300オングストロームの膜厚で成長させる。

【0167】(p側光ガイド層47) 次に、バンドギャップエネルギーがp側キャップ層46より小さい、Mgを $1 \times 10^{18}/\text{cm}^3$ ドープしたp型GaNよりなるp側光ガイド層47を0.1μmの膜厚で成長させる。

【0168】(p側クラッド層48) 次に、Mgを $1 \times 10^{20}/\text{cm}^3$ ドープしたp型Al_{0.2}Ga_{0.8}Nよりなる第1の層、20オングストロームと、Mgを $1 \times 10^{20}/\text{cm}^3$ ドープしたp型GaNよりなる第2の層、20オングストロームとを交互に積層してなる総膜厚0.4μmの超格子層よりなるp側クラッド層48を形成する。

【0169】(p側コンタクト層49) 最後に、Mgを $2 \times 10^{20}/\text{cm}^3$ ドープしたp型GaNよりなるp側コンタクト層49を150オングストロームの膜厚で成長させる。

【0170】反応終了後、反応容器内において、ウェー

46

ハを窒素雰囲気中、700℃でアニーリングを行い、p型層をさらに低抵抗化する。アニーリング後、ウェーハを反応容器から取り出し、図11に示すように、RIE装置により最上層のp型コンタクト層49と、p型クラッド層48とをエッチングして、4μmのストライプ幅を有するリッジ形状とし、リッジ表面の全面にNi/Auよりなるp電極51を形成する。

【0171】次に、図11に示すようにp電極51を除くp側クラッド層48、コンタクト層49の表面にSiO₂よりなる絶縁膜50を形成し、この絶縁膜50を介してp電極51と電気的に接続したpパッド電極52を形成する。

【0172】p側電極形成後、窒化物半導体基板1-8の素子構造を有していない面の表面全面に、Ti/AIよりなるn電極53を0.5μmの膜厚で形成し、その上にヒートシンクとのメタライゼーション用にAu/Snよりなる薄膜を形成する。

【0173】その後、n電極側53からスクライプし、第2の窒化物半導体層3のM面(11-00、図6の六角柱の側面に相当する面)で第2の窒化物半導体層5を劈開し、共振面を作製する。共振面の両方あるいはどちらか一方にSiO₂とTiO₂よりなる誘電体多層膜を形成し、最後にp電極に平行な方向で、バーを切断してレーザチップとした。次にチップをフェースアップ(基板とヒートシンクとが対向した状態)でヒートシンクに設置し、pパッド電極52をワイヤーボンディングして、室温でレーザ発振を試みたところ、室温において、連続発振が確認され、良好な寿命特性を示す。更に歩留まりが良好となる。

【0174】[実施例16] 実施例14において、窒化物半導体の基板として、実施例2～実施例8、実施例10～実施例13で成長される第2の窒化物半導体層5に実施例14と同様の素子構造を成長させる他は同様にしてレーザ素子を作製する。得られた各種のレーザ素子は、実施例14とほぼ同様に、寿命特性が良好であり、素子特性のバラツキが少なく、さらにデバイス構造の形成時や共振面を劈開により形成する時等に欠けや割れが防止され歩留まりが良好となる。但し、異種基板21を有する窒化物半導体基板1-9を用いてなる素子の場合は、劈開する前に異種基板21を除去してから行う。

【0175】

【発明の効果】本発明の窒化物半導体の成長方法は、窒化物半導体を基板とした場合、この基板上にデバイス構造を形成してなる素子の実用化に際しての信頼性をより向上させるために、寿命特性のさらなる向上と、量産する際の歩留まりの向上が可能となるようなデバイス構造の基板となり得る窒化物半導体を得ることができる。更に、本発明は、本発明の窒化物半導体の成長方法により得られる窒化物半導体を基板とし、寿命特性など素子特性の良好な窒化物半導体素子を提供することができる。

【図面の簡単な説明】

【図1】図1は、本発明のデバイス構造を形成するための窒化物半導体の基板の一実施の形態である基板の模式的断面図である。

【図2】図2は、本発明の第1の工程での窒化物半導体基板となる窒化物半導体を成長させる工程の一実施の形態であるウエハの模式的断面図である。

【図3】図3は、本発明の第1の工程での窒化物半導体基板となる窒化物半導体を成長させる工程の一実施の形態であるウエハの模式的断面図である。

【図4】図4は、本発明の第1の工程での窒化物半導体基板となる窒化物半導体を成長させる工程の一実施の形態であるウエハの模式的断面図である。

【図5】図5は、本発明の第1の工程での窒化物半導体基板となる窒化物半導体を成長させる工程の一実施の形態であるウエハの模式的断面図である。

【図6】図6は、サファイアの面方位を示すユニットセル図である。

【図7】図7は、保護膜のストライプ方向を説明するための基板主面側の平面図である。

【図8】図8は、オフアングルした異種基板の部分的な形状を示す模式的断面図である。

【図9】図9は、本発明の一実施の形態である窒化物半導体レーザ素子を示す模式的断面図である。

【図10】図10は、リッジ形状のストライプを形成する一実施の形態である方法の各工程におけるウエハの部分的な構造を示す模式的断面図である。

【図11】図11は、本発明の一実施の形態である窒化物半導体レーザ素子を示す模式的断面図である。

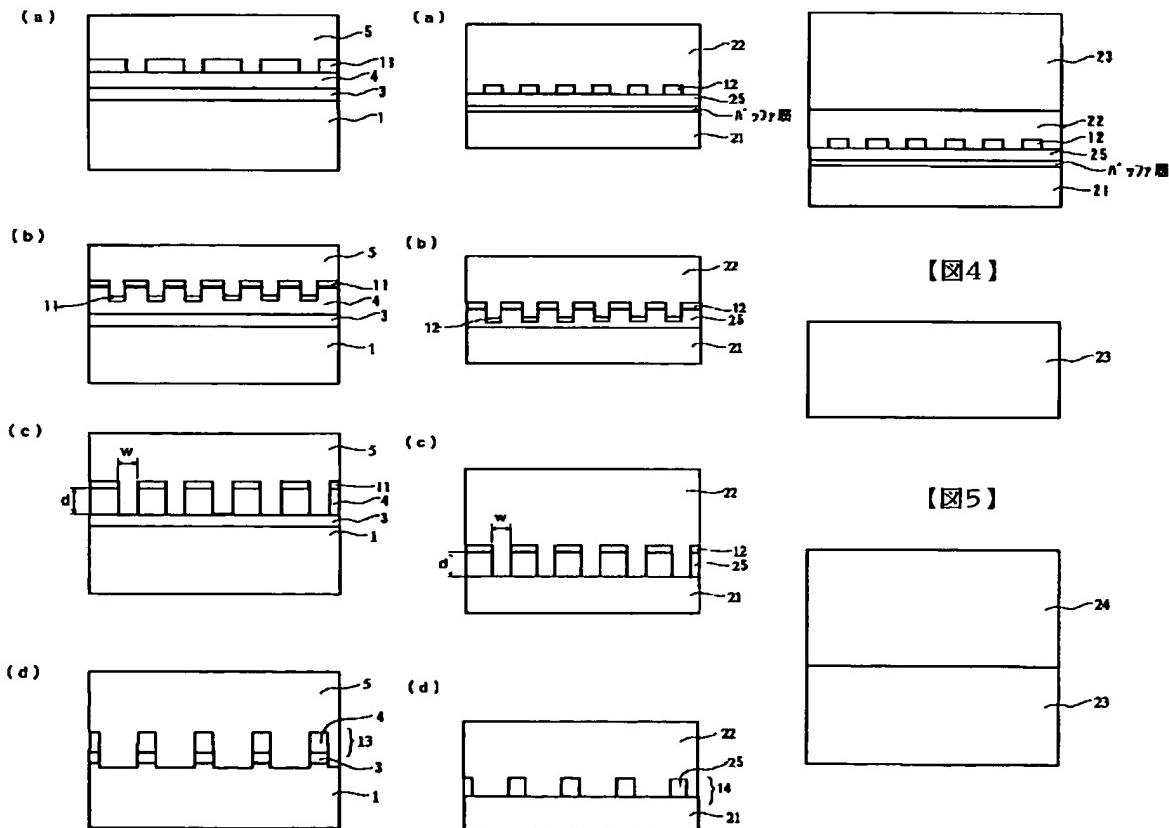
【符号の説明】

- | | |
|----|-----------------|
| 1 | … 窒化物半導体基板 |
| 10 | 3 … 緩和層N |
| | 4 … 第1の窒化物半導体層 |
| | 5 … 第2の窒化物半導体層 |
| | 11 … 第1の保護膜 |
| | 12 … 第2の保護膜 |
| | 13 … 第1の凹凸 |
| | 14 … 第2の凹凸 |
| | 21 … 異種基板 |
| | 22 … 第3の窒化物半導体層 |
| | 23 … 第4の窒化物半導体層 |
| 20 | 24 … 第5の窒化物半導体層 |
| | 25 … 薄膜の窒化物半導体層 |

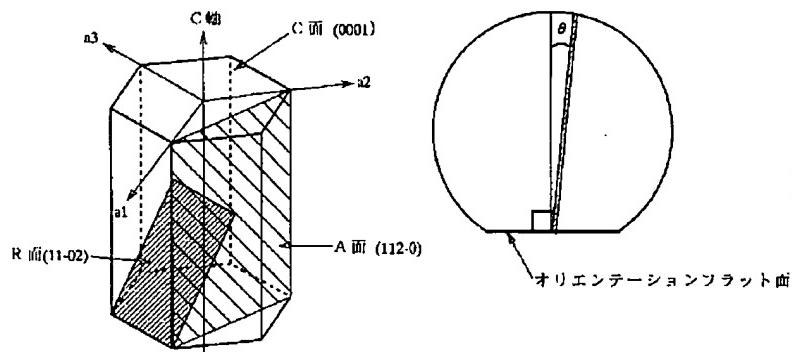
【図1】

【図2】

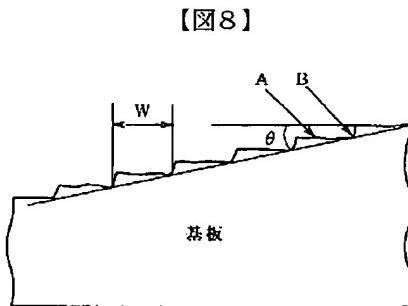
【図3】



【図6】

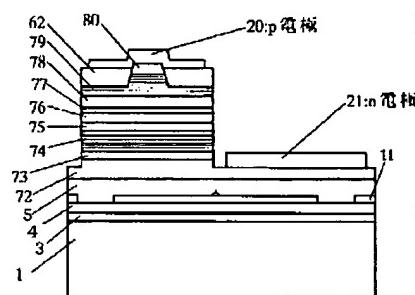


【図7】



【図8】

【図9】

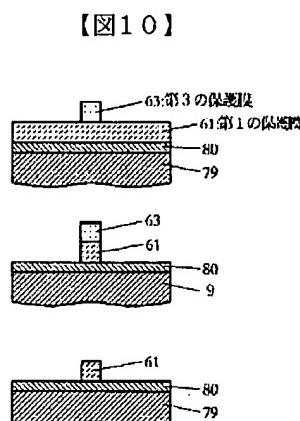


(a)

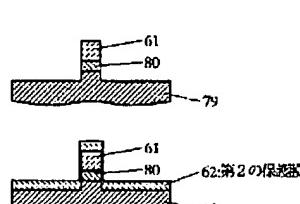


(b)

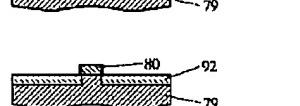
(c)



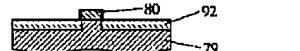
(d)



(e)

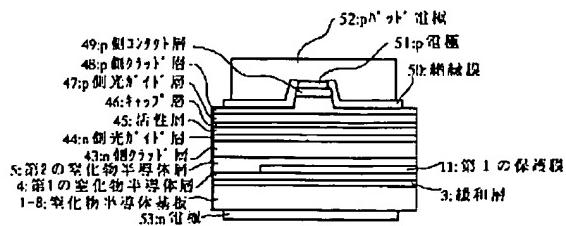


(f)



【図10】

【図11】



grown up similarly. Although the result as an example 3 with the 2nd almost same nitride semiconductor layer 5 obtained is obtained, dislocation density decreases from an example 3.

[0145] In the [example 13] example 1, the nitride semi-conductor substrate 1-9 which has the different-species substrate 21 obtained by the production approach 9 of the nitride semi-conductor substrate 1 in the nitride semi-conductor substrate used at the 1st process is used, and also the 2nd nitride semi-conductor layer 5 is grown up similarly. however, since it has the different-species substrate 21 and curvature becomes large a little from an example 1, it is based on curvature in the time of formation of the 1st protective coat, the case of heating of a substrate, etc. -- inconvenient -- it carries out, adjusting so that it may not be generated. The result as an example 1 with the 2nd obtained almost same nitride semi-conductor layer 5 is obtained. Furthermore, since it has the different-species substrate, a chip and a crack are prevented from an example 1 and it is good in respect of handling nature.

[0146] Below, the example of the nitride semiconductor device which is the gestalt of the 1 operation of the nitride semiconductor device of this invention which comes to use the substrate of this invention obtained by the growth approach of the nitride semi-conductor of above-mentioned this invention is shown. However, this invention is not limited to this.

[0147] from the nitride semi-conductor substrate 1-1 obtained according to the [example 14] example 1 up to the 2nd nitride semi-conductor layer 5 -- since -- the following device structures are grown up in order on the becoming substrate.

[0148] [(Undoping n mold contact layer) It is not illustrated by drawing 9 .]

n mold contact layer which uses TMA (trimethylaluminum), TMG, and ammonia gas for material gas at 1050 degrees C, and consists of aluminum0.05Ga0.95N of undoping on the substrate of a nitride semiconductor is grown up by 1-micrometer thickness.

(n mold contact layer 72) Next, at the same temperature, TMA, TMG, and ammonia gas are used for material gas, silane gas (SiH_4) is used for impurity gas, and n mold contact layer 72 which consists of aluminum0.05Ga0.95N which doped $\text{Si } 3 \times 10^{18}/\text{cm}^3$ is grown up by 3-micrometer thickness.

[0149] (Crack prevention layer 73) Next, temperature is made into 800 degrees C, TMI, TMG, and ammonia are used for material gas, silane gas is used for impurity gas, and the crack prevention layer 73 which consists of In0.08Ga0.92N which doped $\text{Si } 5 \times 10^{18}/\text{cm}^3$ is grown up by 0.15-micrometer thickness.

[0150] (n mold cladding layer 74) Next, the B horizon which consists of GaN which temperature was made into 1050 degrees C, TMA, TMG, and ammonia were used for material gas, and the A horizon which consists of aluminum0.14Ga0.86N of undoping was grown up by 25A thickness, then doped Si for TMA $5 \times 10^{18}/\text{cm}^3$, using silane gas as a stop and impurity gas is grown up by 25A thickness. And this actuation is repeated 160 times, respectively, an A horizon and a B horizon carry out a laminating, and n mold cladding layer 74 which consists of multilayers (superstructure) of the 8000A of the total thickness is grown up.

[0151] (n mold guide layer 75) Next, TMG and ammonia are used for material gas at the same temperature, and n mold guide layer 75 which consists of GaN of undoping is grown up by 0.075-micrometer thickness.

[0152] (Barrier layer 76) Next, temperature is made into 800 degrees C, TMI, TMG, and ammonia are used for material gas, and the barrier layer which consists of In0.01Ga0.99N which doped $\text{Si } 5 \times 10^{18}/\text{cm}^3$ is grown up by 100A thickness, using silane gas as impurity gas. Then, the well layer which consists silane gas of a stop and In0.11Ga0.89N of undoping is grown up by 50A thickness. This actuation is repeated 3 times and the barrier layer 76 of the multiplex quantum well structure (MQW) of the 550A of the total thickness which carried out the laminating of the barrier layer to the last is grown up.

[0153] (p mold electronic confining layer 77) Next, TMA, TMG, and ammonia are used for material gas at the same temperature, and p mold electronic confining layer 77 which consists of aluminum0.4Ga0.6N which doped Mg $1 \times 10^{19}/\text{cm}^3$ is grown up by 100A thickness, using Cp2Mg (magnesium cyclopentadienyl) as impurity gas.

[0154] (p mold guide layer 78) Next, temperature is made into 1050 degrees C, TMG and ammonia are

used for material gas, and p mold guide layer 78 which consists of GaN of undoping is grown up by 0.075-micrometer thickness. Although this p mold guide layer 78 is grown up as undoping, by diffusion of Mg from p mold electronic confining layer 77, Mg concentration serves as $5 \times 10^{16}/\text{cm}^3$, and it shows p mold.

[0155] (p mold cladding layer 79) Next, the B horizon which consists of GaN which TMA, TMG, and ammonia were used for material gas, and the A horizon which consists of aluminum $0.1\text{Ga}0.9\text{N}$ of undoping was grown up by 25A thickness, then doped Mg for TMA $5 \times 10^{18}/\text{cm}^3$ at the same temperature, using Cp2Mg as a stop and impurity gas is grown up by 25A thickness. And this actuation is repeated 100 times, respectively, an A horizon and a B horizon carry out a laminating, and p mold cladding layer 79 which consists of multilayers (superstructure) of the 5000A of the total thickness is grown up.

[0156] (p mold contact layer 80) Next, TMG and ammonia are used for material gas at the same temperature, and p mold contact layer 80 which consists of GaN which doped Mg $1 \times 10^{20}/\text{cm}^3$ is grown up by 150A thickness, using Cp2Mg as impurity gas.

[0157] Annealing is performed for a wafer at 700 degrees C among nitrogen-gas-atmosphere mind after reaction termination and in a reaction container, and p type layer is further formed into low resistance. A wafer is picked out from a reaction container after annealing, the protective coat which consists of SiO₂ is formed in the front face of the p side contact layer of the maximum upper layer, and it etches by SiCl₄ gas using RIE (reactive ion etching), and as shown in drawing 10, the front face of the n side contact layer 2 which should form n electrode is exposed. Next, mostly, as shown in drawing 10 (a), after forming the 1st protective coat 61 of the p side contact layer 80 of the maximum upper layer which consists of an Si oxide (mainly SiO₂) by 0.5-micrometer thickness with PVD equipment, the mask of a predetermined configuration is covered on the 1st protective coat 61, and the 3rd protective coat 63 which consists of a photoresist is formed in the whole surface by 1 micrometer in stripe width of face of 1.8 micrometers, and thickness. Next, as shown in drawing 10 (b), said 1st protective coat is etched by using the 3rd protective coat 63 as a mask using CF₄ gas after the 3rd protective coat 63 formation and with RIE (reactive ion etching) equipment, and it considers as the shape of a stripe. By processing with an etching reagent after that and removing only a photoresist, as shown in drawing 10 (c), the 1st protective coat 61 with a stripe width of face of 1.8 micrometers can be formed on the p side contact layer 80.

[0158] Furthermore, as shown in drawing 10 (d), after the 1st protective coat 61 formation of the shape of a stripe, the p side contact layer 10 and the p side cladding layer 89 are again etched using SiCl₄ gas by RIE, and the stripe of a ridge configuration with a stripe width of face of 1.8 micrometers is formed. However, the stripe of a ridge configuration is the upper part of the 1st protective coat 11 formed when performing ELOG growth, as shown in drawing 9, and it is formed so that a part for the core of the 1st protective coat 11 may be avoided. A wafer is transported to PVD equipment after ridge stripe formation, and as shown in drawing 10 (e), the 2nd protective coat 62 which consists of a Zr oxide (mainly ZrO₂) is continued and formed by 0.5-micrometer thickness on the p side cladding layer 79 exposed by etching the 1st protective coat 61 top. Thus, if Zr oxide is formed, in order to take the insulation of a p-n side, stability of the transverse mode can be aimed at and it is desirable. Next, as it is immersed in fluoric acid and a wafer is shown in drawing 10 (f), the 1st protective coat 61 is removed by the lift-off method.

[0159] Next, as shown in drawing 10 (g), the p electrode 20 which consists of nickel/Au is formed in the front face of the p side contact layer which the 1st protective coat 61 on the p side contact layer 80 was removed, and was exposed. However, as stripe width of face of 100 micrometers, the p electrode 20 is gone across and formed on the 2nd protective coat 62, as shown in this drawing. The n electrode 21 which consists of Ti/aluminum is formed in the front face of the n side contact layer 72 exposed as shown in drawing 9 in a direction parallel to a stripe after the 2nd protective coat 62 formation.

[0160] Cleavage of the wafer which formed n electrode and p electrode as mentioned above is carried out to the shape of a bar from a substrate side in a direction perpendicular to a stripe-like electrode, and a resonator is produced to a cleavage plane (the 11 to 00th page, the field equivalent to the side face of a

hexagonal prism-like crystal = Mth page). The dielectric multilayers which consist of SiO₂ and TiO₂ are formed in a resonator side, and, finally it considers as a laser component as cut a bar and shown in drawing 9 in a direction parallel to p electrode. The obtained laser component was installed in the heat sink, wire bonding of each electrode was carried out, and laser oscillation was tried at the room temperature. Consequently, in 50 degrees C, with the output of 5mW, continuous oscillation with an oscillation wavelength of 400nm is checked, and the life of 1000 hours or more is shown. Furthermore, the variation in the component property of the component which a chip and a crack are prevented in case the time of formation of device structure and a resonance side are formed by cleavage, a good resonance side is acquired, and is obtained from the nitride semi-conductor substrate of the still more nearly same this invention decreases, and the yield improves.

[0161] The component shown in drawing 11 is produced using the 2nd nitride semi-conductor layer 5 which grew using the nitride semi-conductor substrate 1-8 with which the 4th nitride semi-conductor layer 23 obtained by the production approach 8 of the nitride semi-conductor substrate 1 obtained in the example 9 as a substrate of a nitride semi-conductor comes to dope Si in the [example 15] example 7. Drawing 11 is the type section Fig. showing the structure of the laser component of the gestalt of the 1 operation which comes to use the substrate of the nitride semi-conductor obtained by the growth approach of this invention.

[0162] The following component structure is grown up on the 2nd nitride semi-conductor layer 5.

[0163] (n side cladding layer 43) Next, it considers as the superstructure of the 0.4 micrometers of the total thickness which comes by turns to carry out the 100-layer laminating of the 1st layer which consists of n mold aluminum0.2Ga0.8N which doped Si 1x10¹⁹/cm³, 20A, and the 2nd layer which consists of GaN of undoping (undope), and the 20A.

[0164] (n side lightguide layer 44) Then, n mold lightguide layer 44 which consists of an n mold GaN which doped Si 1x10¹⁷/cm³ is grown up by 0.1-micrometer thickness.

[0165] (Barrier layer 45) Next, the barrier layer 45 of the multiplex quantum well structure (MQW) of the 175A of the total thickness which comes by turns to carry out the laminating of the well layer which consists Si of In0.2Ga0.8N of 1x10¹⁷/cm³ dope, 25A, and the barrier layer which consists Si of In0.01Ga0.95N of 1x10¹⁷/cm³ dope, and the 50A is grown up.

[0166] (p side cap layer 46) Next, the p side cap layer 46 which bandgap energy becomes from p mold aluminum0.3Ga0.9N larger [than the p side lightguide layer 47] and larger which doped Mg 1x10²⁰/cm³ than a barrier layer 45 is grown up by 300A thickness.

[0167] (p side lightguide layer 47) Next, the p side lightguide layer 47 which bandgap energy becomes from the p mold GaN smaller than the p side cap layer 46 which doped Mg 1x10¹⁸/cm³ is grown up by 0.1-micrometer thickness.

[0168] (p side cladding layer 48) Next, the p side cladding layer 48 which consists of a superlattice layer of the 0.4 micrometers of the total thickness which comes by turns to carry out the laminating of the 1st layer which consists of p mold aluminum0.2Ga0.8N which doped Mg 1x10²⁰/cm³, 20A, and the 2nd layer which consists of a p mold GaN which doped Mg 1x10²⁰/cm³, and the 20A is formed.

[0169] (p side contact layer 49) The p side contact layer 49 which finally consists of a p mold GaN which doped Mg 2x10²⁰/cm³ is grown up by 150A thickness.

[0170] Annealing is performed for a wafer at 700 degrees C among nitrogen-gas-atmosphere mind after reaction termination and in a reaction container, and p type layer is further formed into low resistance. As a wafer is picked out from a reaction container after annealing and it is shown in drawing 11, p mold contact layer 49 and p mold cladding layer 48 of the maximum upper layer are etched with an RIE system, it considers as the ridge configuration which has stripe width of face of 4 micrometers, and the p electrode 51 which consists of nickel/Au all over a ridge front face is formed.

[0171] Next, as shown in drawing 11, the insulator layer 50 which consists of SiO₂ is formed in the front face of the p side cladding layer 48 except the p electrode 51, and the contact layer 49, and p pad electrode 52 electrically connected with the p electrode 51 through this insulator layer 50 is formed.

[0172] The n electrode 53 which consists of Ti/aluminum is formed by 0.5-micrometer thickness after p lateral electrode formation all over the front face of the field which does not have the component

structure of the nitride semi-conductor substrate 1-8, and the thin film which becomes metallization with a heat sink from Au/Sn is formed on it.

[0173] Then, a scribe is carried out from n electrode side 53, cleavage of the 2nd nitride semi-conductor layer 5 is carried out by the Mth page (11-00, field equivalent to the side face of the hexagonal prism of drawing 6) of the 2nd nitride semi-conductor layer 3, and a resonance side is produced. The dielectric multilayers which become both resonance sides or either from SiO₂ and TiO₂ were formed, and finally, it is a direction parallel to p electrode, and the bar was cut and it considered as the laser chip. Next, when a chip is installed in a heat sink by face up (condition which the substrate and the heat sink countered), wire bonding of the p pad electrode 52 is carried out and laser oscillation is tried at a room temperature, in a room temperature, continuous oscillation is checked and a good life property is shown.

Furthermore, the yield becomes good.

[0174] In the [example 16] example 14, the same component structure is grown up into the 2nd nitride semi-conductor layer 5 which grows in an example 2 - an example 8, an example 10 - the example 13 with an example 14 as a substrate of a nitride semi-conductor, and also a laser component is produced similarly. A life property is good almost like [various kinds of obtained laser components] an example 14, there is little variation in a component property, when forming the time of formation of device structure, and a resonance side by cleavage further, a chip and a crack are prevented and the yield becomes good. However, in the case of the component which comes to use the nitride semi-conductor substrate 1-9 which has the different-species substrate 21, after removing the different-species substrate 21 before carrying out cleavage, it carries out.

[0175]

[Effect of the Invention] When a nitride semi-conductor is used as a substrate, in order that the growth approach of the nitride semi-conductor of this invention may raise more the dependability for utilization of the component which comes to form device structure on this substrate, the nitride semi-conductor which can serve as a substrate of device structure the further improvement in a life property and whose improvement in the yield at the time of mass-producing are attained can be obtained. Furthermore, this invention can use as a substrate the nitride semi-conductor obtained by the growth approach of the nitride semi-conductor of this invention, and can offer a nitride semiconductor device with good component properties, such as a life property.

[Translation done.]